

氮化镓功率晶体管的基础



宜普电源转换公司 Stephen L. Colino 及 Robert A. Beach

我们对功率半导体最基本的要求是其性能、可靠性、管控性及成本效益。它的高频率性能，可切合稳压器系统于体积及瞬态响应方面的需要而具更高价值，并为D类功率放大器提供高保真度。一个新器件结构如果不高效、不可靠的话，根本不可能商品化。市场上有很多新结构及原料可供选择，有些成功地取得经济效益；有些则是取得有限的接受度。不过，现在有氮化镓(Gallium Nitride/GaN)增强型功率管组件问世，具有高导电性、极快开关、硅器件之成本结构及基本操作模式等优异性能，其代表就是宜普公司的突破性新产品。

器件结构

一个器件的成本效益，从现有生产基础设施开始计算。宜普公司的工艺技术，基于不昂贵的硅晶圆片。利用现有硅工艺设备，在硅基板上加上一薄层氮化铝(Aluminum Nitride/AlN)，用于隔离器件结构和基板。如果产品的额定电压为200V及200V以下，基板和有源器件之间的隔离电压则超过300V。在这隔离层上是一层厚的高阻性氮化镓，晶体管就建立于这个基础上，由铝、

镓和氮(AlGaN)组成的电子产生材料叠加于GaN之上。这个层将在下方产生大量自由电子。再经进一步处理即可在栅极下方形成一个耗尽区。为了增强晶体管性能，将与导通n通道增强型功率MOSFET同样的方式在栅极上施加一个正电压。图1显示了这个器件结构的剖面图。最后的结果是一个具简单基础、简要明确及成本效益的电源开关解决方案。该器件的表现跟硅功率MOSFET相似，当然也有不同之处，我们将再作阐释。

操作

宜普氮化镓晶体管的表现跟硅功率MOSFET非常相似。在栅极上，相对于源极，一个正偏压会产生吸引电子的场效应，构成漏极与源极之间的相向通道。由于电子被集中在一起，不会凌散地困于某一格位置，这个通道的电阻因而很低。从栅极移去偏压，下面的电子会分散至氮化镓层，重新产生耗尽区域，从而再次构成阻隔电压的能力。

**最后的结果是一个
具简单基础、简要
明确及成本效益的
电源开关解决方案**

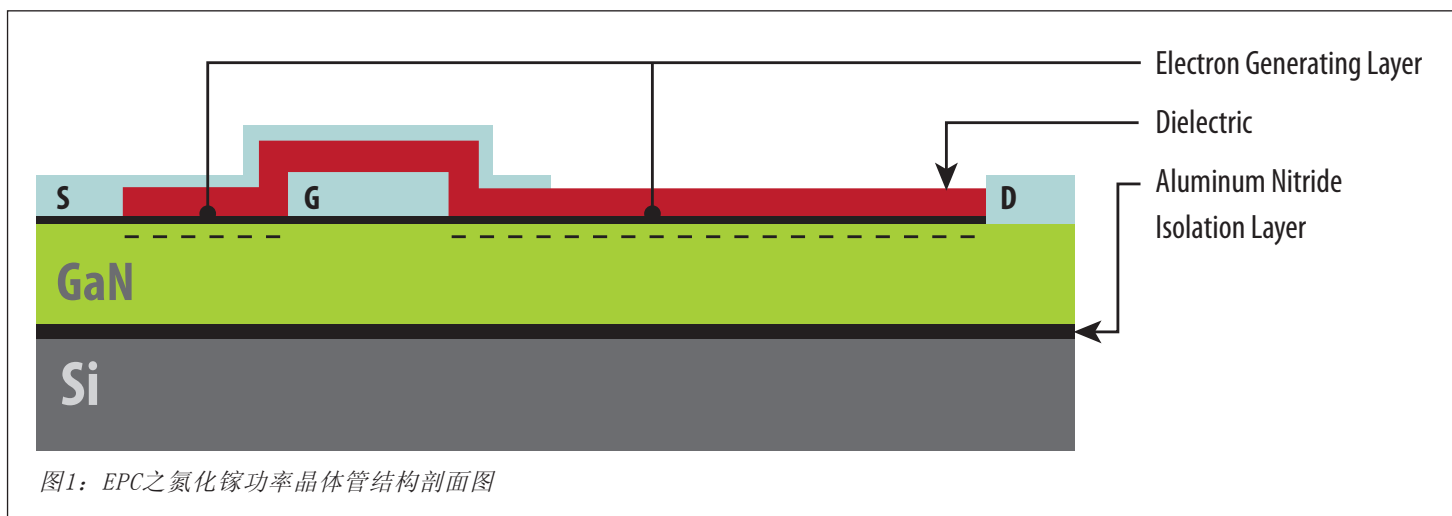


图1: EPC之氮化镓功率晶体管结构剖面图

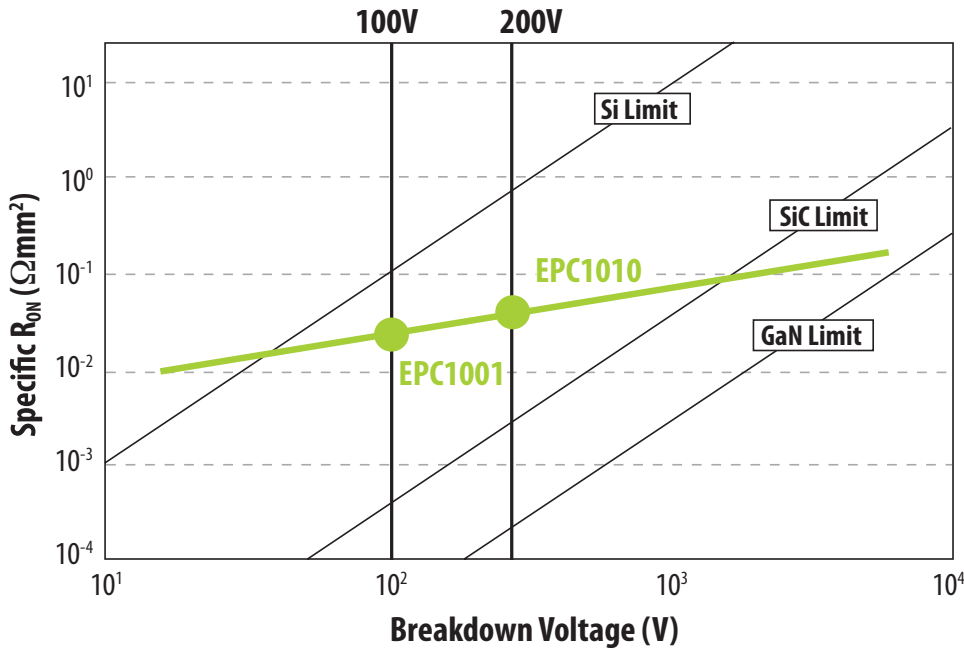


图2: 氮化镓及硅器件于不同电压下的性能

要制成一个高压器件，需增加漏极与栅极之间的距离。由于氮化镓的电子被集中在一起时的电阻非常低，所以纵使增加阻隔电压之能力，若与硅器件相比，其对电阻的影响会更少。图2显示了理论上的氮化镓及硅器件于不同电压下的性能极限，及宜普第一代器件的效能。

各位电子工程界朋友均知道硅制 MOSFET 已开发了三十年，其表现已接近理论上的极限，若希望其表现再进一小步，将需要庞大资源去开

发。相对来说，氮化镓器件处于产品发展周期的起步阶段，在数年内将可预见其重大进展。

栅极临界

氮化镓晶体管的临界比硅功率 MOSFET 低，这样是有可能的，因为临界不会随温度变化及具备很低的栅极至漏极间电容 (C_{GD})。图3显示了宜普 EPC1001 (100V, 5.6mΩ) 的晶体管传输特征曲线。当器件在 1.6V 电压时开始传导大量电流，于

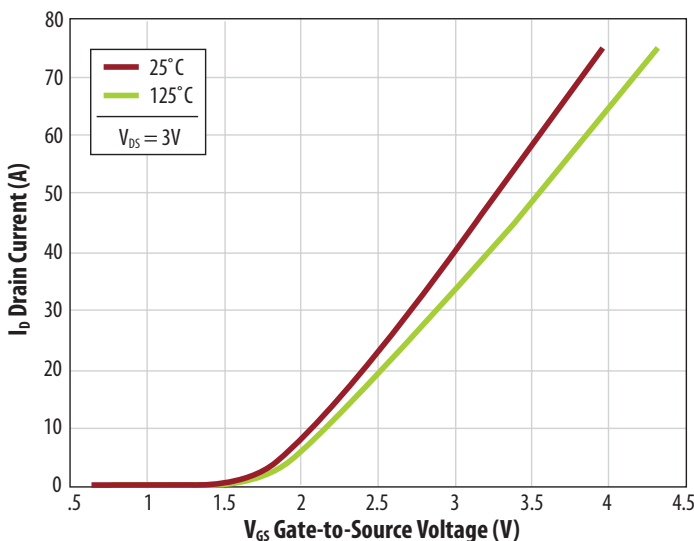
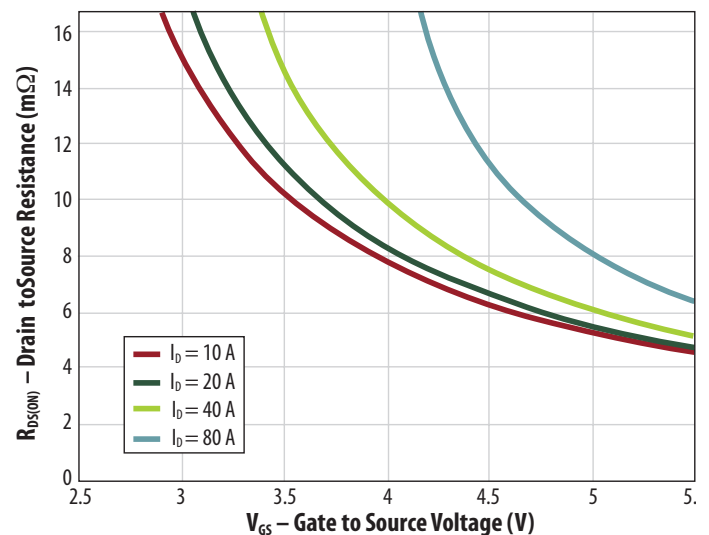


图3: 传输特征曲线图

图4: 不同电流下 $R_{DS(on)}$ 与 V_{GS} 的比较

dV/dt 整流转变时，栅极到源极之间需要保持低电阻。

电阻

阻抗 ($R_{DS(on)}$) 及栅极至源极电压 (V_{GS}) 曲线图是跟 MOSFET 相似的。宜普第一代氮化镓晶体管专为 5V 驱动器操作而设。图4显示了宜普 EPC1001 的一系列曲线图。当栅极电压越接近最高水平，漏极对源极的电阻则会持续下降。由于栅极驱动器损耗极少，所以氮化镓晶体管应以 5V 电压驱动。氮化镓晶体管之电阻 $R_{DS(on)}$ 温度系数为正数，但幅度比硅 MOSFET 小很多，例如在 125°C 时，宜普 EPC1001 系数为 25°C 的 1.45 倍，而矽功率 MOSFET 则是 1.7 倍。这个优势会随着电压增加而增强。

电容

氮化镓晶体管的横向结构使其具备低电荷特性，能够在数纳秒内切换数百伏特，切换频率可达数兆赫，这个性能可缩小功率转换器体积，并使 D 类功率放大器具更高的保真度。栅漏极间电容 (C_{GD}) 是最重要的，因为它最能影响切换功率损耗。由于结构是横向， C_{GD} 由栅极一角而产生。宜普氮化镓场效应晶体管因为具备低 C_{GD} ，致使电压切换非常迅速。栅源极间电容 (C_{GS}) 由从栅

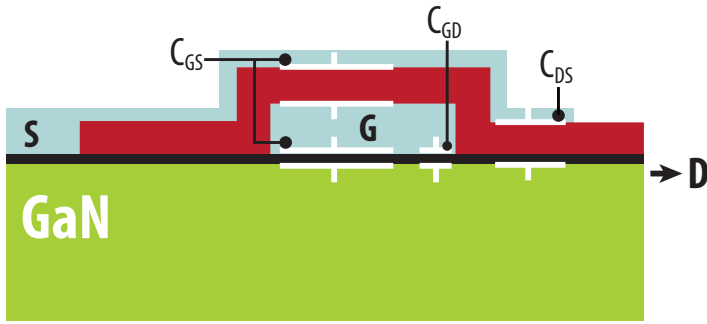
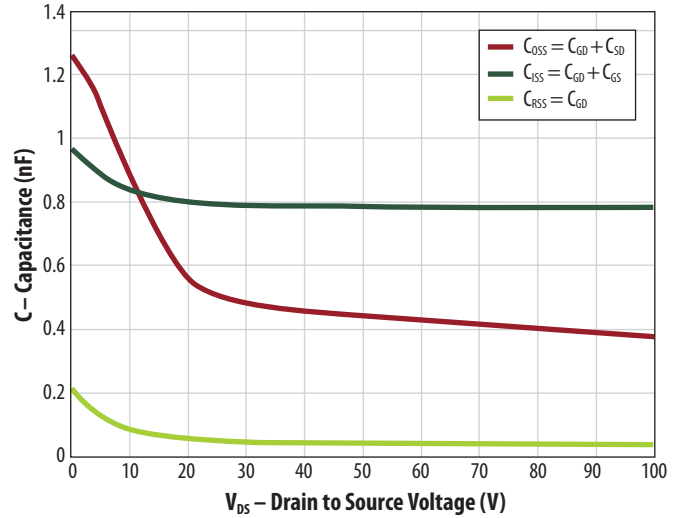


图5(上图): 电容所在位置

图6(右图): 宜普EPC1001的电容曲线图



极到通道的结点和栅极与场板之间的电介质电容组成。相比 C_{GD} ，栅源极间电容(C_{GS})较大，使氮化镓晶体管拥有优异的 dV/dt 抗扰性能。相比硅MOSFET，栅源极间电容(C_{GS})较少，延迟时间很短，因此应用于低负载周期时具极佳管控能力。

根据实例证明，一个1至48V降压稳压器使用宜普之100V氮化镓晶体管，可于1MHz切换频率下表现理想。与硅MOSFET比较，氮化镓晶体管之 C_{DS} 也较小，仅限于从场板到漏极的电介质上的电容。电容所在位置见图5，在相同电阻下，虽然GaN的电容相对电压曲线与硅器件相似，最大不同之处是氮化镓晶体管之电容是极低及更快降至最低。图6

显示了宜普EPC1001的电容曲线图。

并联栅极电阻及栅极漏电流

并联栅极电阻(R_G)限制了FET的电容充电或放电速度。硅MOSFET只能用多晶硅或混合材料类的金属硅化物；氮化镓晶体管则用金属栅极，栅极的电阻很低，少于 1Ω ，这样低栅极电阻可提高 dV/dt 抗扰能力，并且不会以氧化增生来隔离栅极，是以相比硅MOSFET，氮化镓晶体管栅极漏电流较大，预计在1mA。由于这些组件具低栅极驱动电压，由栅极漏电流所引致的损耗是很低的。

优异指标

总栅极电荷(Q_G)是 C_{GS} 加 C_{GD} 除以电压。常用的指标FOM是 $R_{DS(on)}$ 乘以 Q_G ，

显示了器件在开启状态及切换时的表现。图7展示了氮化镓晶体管与最优异硅MOSFET 100V器件之FOM比较。当电压增加，其 RxQ FOM更具优势。图8则展示了200V器件之FOM比较。

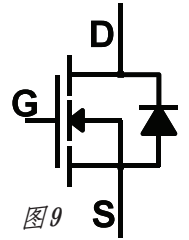


图9

基板二极管

从图1可见，宜普氮化镓晶体管结构是一个横向器件，没有硅MOSFET常见的寄生双极介面。严格来说，其反向偏压与二极管具相似功能但机理不同。如果栅源电压是零偏压，栅极下方就没有电子。当电流从源极至漏极，漏极电压会减弱。相比漂移区域，栅

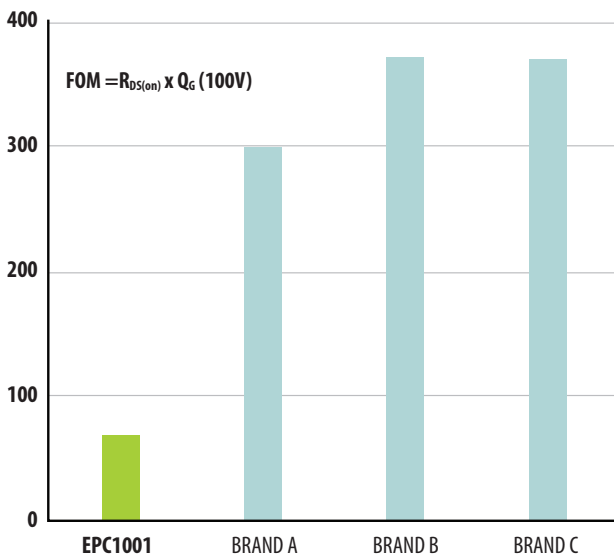


图7: 氮化镓晶体管与最优异100V硅MOSFET器件之FOM比较

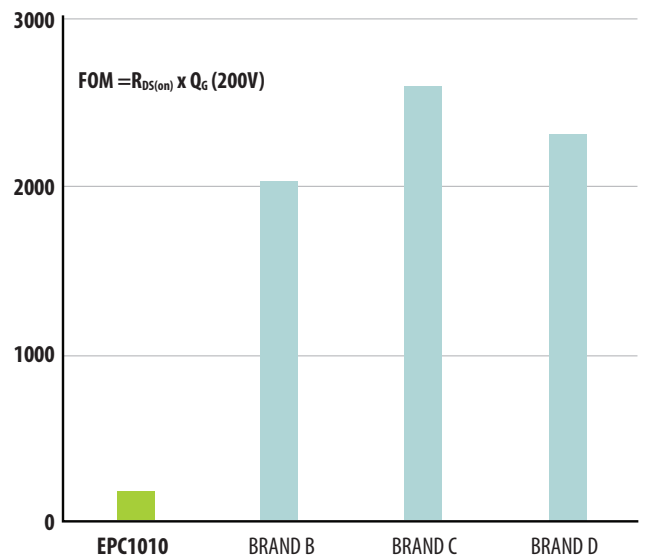


图8: 氮化镓晶体管与200V硅MOSFET器件之FOM比较

极上正偏压形成后会电子注入栅极下面。在栅极临界时，将有足够电子形成一个传导通道，其好处是在传导中没有少数载流子，所以没有反向恢复损耗。当 Q_{RR} 是零时，输出电容 C_{OSS} 需要在每次开关周期内充电或放电。相比硅MOSFET，若器件的 $R_{DS(on)}$ 相若，则氮化镓晶体管具更低的 C_{OSS} 。氮化镓晶体管在反向时需临界电压去开启，二极管之正向电压会比硅晶体为高，所以必需把二极管导电减至最小。氮化镓晶体管的基本操作原理与硅MOSFET相似，它们均可以图表展示，如图9所显示。

封装

宜普氮化镓晶体管与底层绝缘，这种方法能以单片方式制造出任何结构的多个晶体管器件，并且本身就具有高效通用的散热机制，在器件和散热器之间不需要绝缘层。它可以在晶圆片的一边凑集漏极及源极电流。若果要凑集电流的金属层具低电阻，这些通道必需短小。要做到这样，可利用芯片级线栅阵列封装，把漏极及源极线交替排列。

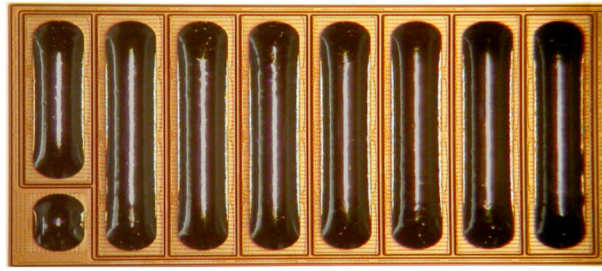


图10: 宜普EPC1010晶体管

标准的线距是0.4mm及0.6mm。图10展示了宜普EPC1010晶体管封装(200V, 25mΩ)。如果任何部份之沿面放电距离不能达到安全要求，可用底部填充方法来达到其所需安全距离。

应用及价值

宜普设计的增强型氮化镓晶体管，具有高效、高频、低负载周期功率转换的优势。其他新颖科技的成本可以是高得令人却步或使用耗尽型模式。但耗尽型器件当无电源时会失去控制能力，必须重新开发控制积体电路。氮化镓晶体管可于频率高于AM band时，透过高效开关，大幅提升D类功效音频放大器技术。因没有线性放大器之的体积及重量的所有限制，保真度可接近A类及AB类

放大器系统水准，并可把高素质放大器放进只有细小器件空间的产品里，如平面电视、计算机及扬声器。

于处理信息及储存系统方面，整个功率架构可重新评估，以发挥其优异的开关性能。当AC/DC转换器输出电压增加，效率会更高；当总线电压增加，传输效率会提高；当频率增加，体积会更小。如果应用为同步整流器，可同时提高AC/DC转换效率。如果只是一次转换，可撤用中间阶段转换器，省却中间阶段转换器之体积及成本。

总结

宜普氮化镓晶体管于性能表现及体积方面，比硅器件优胜很多。当应用要求及成本结构与硅组件相同时，其优势可体现为高效、体积更小，或二者均可兼得。功率设计工程师应利用氮化镓晶体管重新考虑系统设计。氮化镓晶体管的将来就是现在。