

EPCのeGaN[®] FETの信頼性試験： フェーズ11



Alejandro Pozo Ph.D., Shengke Zhang Ph.D., Ricardo Garcia, John Glaser Ph.D., Zhikai Tang Ph.D., Robert Strittmatter Ph.D., EPC, 米国カリフォルニア州エルセグンド

Efficient Power Conversion (EPC) 社のeGaN[®]デバイスが広範な多くのアプリケーションに速やかに採用されるには、信頼性統計の継続的な蓄積とGaNデバイスの故障の基本的な物理的調査が要求されます。このフェーズ11の信頼性レポートは、これまでの10本のレポート[1~10]で公開され、拡大し続けている知識ベースの追加であり、いくつかの重要な新しいトピックをカバーしています。

GaNは、従来のSi MOSFETと比べて、比較的新しい半導体技術であるため、多くのユーザーは、自動車品質AEC-Q101規格を超える追加の試験と、デバイスの故障につながる可能性のある独自のメカニズムを深く理解したいと考えています。このレポートでは、この種の追加試験の例をいくつか紹介します。

窒化ガリウム (GaN) のパワー・デバイスは2010年3月から量産されており [11]、フィールドでの信頼性の記録が樹立されています。このレポートでは、この実績を得るために採用した戦略について説明します。この戦略は、この業界に対して一段と強靱な製品を製作するために、さまざまな条件下でデバイスを強制的に故障させてテストすることに焦点を当てています。

追加の標準的な認定試験が必要

標準的な認定試験に加えて、なぜ故障までの試験なのか？

半導体の標準的な認定試験では通常、データシートで指定された制限値で、またはその近くでデバイスに、長期間または特定のサイクル数のストレスを加えます。認定試験の目標は、比較的大規模な部品数の試験で不具合をなくすことです。

この種の試験は、非常に特化した試験条件に合格した部品のみを報告するため、不適切です。部品を故障する所まで試験することによって、データシートの制限の間のマージンの量の理解を深めることができ、さらに重要なことは、本質的な故障メカニズムを理解する糸口を見つけられます。本質的な故障メカニズム、故障の根本原因、および時間、温度、電氣的や機械的なストレスに対するデバイスの動作を知ることによって、製品の安全な動作寿命は、より一般的な動作条件の組み合わせを決められます (半導体デバイスを試験するためのこの方法論の優れた説明は、参考文献 [12] を参照してください)。

GaNパワー・デバイスの主要なストレス条件と本質的な故障メカニズム

GaNパワー・デバイスが遭遇する主要なストレス条件は何ですか？各ストレス条件に対する本質的な故障メカニズムは何ですか？

すべてのパワー・トランジスタと同様に、主要なストレス条件には、電圧、電流、温度、湿度、および、さまざまな機械的ストレスが含まれます。ただし、これらのストレス条件を適用する多くの方法があります。例えば、GaN FETの電圧ストレスは、ゲート端子からソース端子 (V_{GS})、および、ドレイン端子からソース端子 (V_{DS}) に加えられます。例えば、これらのストレスは、直流バイアスとして継続的に加えたり、オン/オフを繰り返したり、高速パルスとして印加したりできます。電流ストレスは、連続直流電流またはパルス電流として加えられます。熱ストレスは、デバイス

を所定の極端な温度で一定時間動作させることによって継続的に加えられます。または、さまざまな方法で温度サイクルを加えることができます。

かなりの数の不具合を生成する所までデバイスにこれらの条件の各ストレスを加えることで、試験中のデバイスの主な本質的な故障メカニズムを判断できます。妥当な時間内に故障を生じさせるには通常、ストレス条件が製品のデータシートの制限を大幅に超える必要があります。過度のストレス状態が、通常の動作中に遭遇することのない故障メカニズムを引き起こさないように注意しなければなりません。これが当てはまらないことを確認するには、故障した部品を注意深く分析して、故障の根本原因を特定しなければなりません。根本的な原因を検証することによってのみ、加えられた幅広いストレス条件下でのデバイスの動作を正確に理解することができます。

ストレスの項目	デバイス/パッケージ	方法	本質的な故障メカニズム	裏付け
電圧	デバイス	HTGB	酸化膜破壊 (TDDB) しきい値のシフト	このレポート
		HTRB	しきい値のシフト $R_{DS(on)}$ のシフト	このレポート
		ESD	酸化膜破裂	[2,3,6,7,8,9,10]
電流	デバイス	直流電流 (EM)	エレクトロマイグレーション 熱マイグレーション	進行中
				進行中
電流+電圧 (電力)	デバイス	SOA	熱暴走	このレポート
		短絡	熱暴走	このレポート
電圧の立ち上がり/降下	デバイス	ハード・スイッチングの信頼性	$R_{DS(on)}$ のシフト	このレポート
電流の立ち上がり/降下	デバイス	パルス電流 (Lidarの信頼性)	問題なし	このレポート
温度	パッケージ	HTS	問題なし	[6,7,8,9]
湿度	パッケージ	MSL1	問題なし	[3,4,5,6,7,8,9,10]
		H3TRB	問題なし	[1,2,3,4,5,6,7,8,9,10]
		AC	問題なし	[4,5,6,7,8,9]
		uHAST	問題なし	[10]
熱機械	パッケージ	TC	はんだ疲労	[1,2,3,4,5,6,7,8,9,10]
		IOL	はんだ疲労	[7,8,9,10]
機械的	パッケージ	曲げ強度試験	層間はく離	進行中
		チップせん断	はんだ強度	このレポート
		パッケージ圧力	フィルム亀裂	このレポート

表1: eGaN FETのストレス条件と本質的な故障メカニズム

このレポートの焦点と構成

このフェーズ11のレポートでは、表1の右側の列で強調表示されている領域に焦点を当てています。最初のトピックでは、eGaNデバイスのゲート電極に影響を与える本質的な故障メカニズムについて説明します。これは、おそらく最も明確な結論を持つ最も単純な分析なので、このレポートで最初に選びました。

2番目のセクションでは、動的オン抵抗 $R_{DS(on)}$ の基礎となる本質的なメカニズムについて説明します。動的 $R_{DS(on)}$ のトピックは、設計技術者、信頼性の専門家、学者から多くの注目を集めています。このセクションでは、主要なメカニズムを分離し、これらのメカニズムの理解を活用して、より丈夫なデバイスを製作する方法を示します。

セクション3では、eGaNデバイスの安全動作領域 (SOA) に焦点を当てます。この課題は、シリコン・ベースのパワーMOSFETで広く調査されており、大きなドレイン・バイアス条件下での有用性を制限する2次降伏メカニズムが観察されています[13]。eGaN製品の中には、データシートのSOA全体にわたって徹底的に試験され、その後、故障させ、安全マージンを調査した製品もあります。すべての場合において、このデータは、データシートのSOA内で動作させたとき、eGaN FETが故障しないことを示しています。

セクション4では、eGaNデバイスは、短絡条件下での破壊に対して試験されます。この目的は、壊滅的な故障が発生する前に、デバイスが、どれだけの

期間、どれだけのエネルギー密度に耐えられるかを判断することです。この情報は、設計に短絡保護を含める必要がある産業用電源やモーター駆動の設計者にとって不可欠です。このデータは、故障が熱的に制限されており、推奨ゲート駆動での耐用時間が10 μ sを超えていることを示しています。

eGaNデバイスは、自動運転車、トラック、ロボット、ドローンで使われるLidar (光による検出と距離の測定) 機器に広く採用されています。eGaNデバイスの高速スイッチング、小型、大パルス電流の能力によって、Lidarシステムは、より高い解像度でより遠くまで「見る」ことができます。Lidarシステムは、動的な電圧と電流 (di/dtおよびdv/dt) の制限を、シリコンで実現し得ないレベルに押し上げます。セクション5では、長期的なLidarパルスのストレス条件でeGaNの信頼性を評価する専用の試験システムについて説明します。これまでのところ、デバイスは4兆発以上のパルス (一般的な自動車の寿命) でも、故障やパラメータの大きなドリフトは発生していません。

セクション6では、eGaNのウエハー・レベルのチップスケール (WLSC) ・パッケージの機械的な力に対する試験の結果を説明します。チップせん断 (面内力) の故障までの試験結果は、MIL-STD-883Eの推奨を超える丈夫さを示しています。さらに、背面圧力 (面外) 試験では、パッケージが400 psiで不具合なく機能することが示されています。

セクション7では、フィールド信頼性統計について簡単な更新を提供します。

セクション1:ゲートの電圧/温度ストレス

図1は、EPCのeGaN[®] FETであるEPC2212 [14] のゲート故障のワイブル・プロットの例です。横軸は故障までの時間を示しています。縦軸は、ゲートに印加されたさまざまなストレス条件の累積故障確率です。

左図のプロットは、室温での異なる電圧を示し、右図のプロットは120°Cで印加された2つの異なる電圧を示しています。このデバイスは、データシートのゲート電圧の最大定格が6Vですが、8Vを長時間印加した後でも故障しているデバイスがほとんどないことに注意してください。

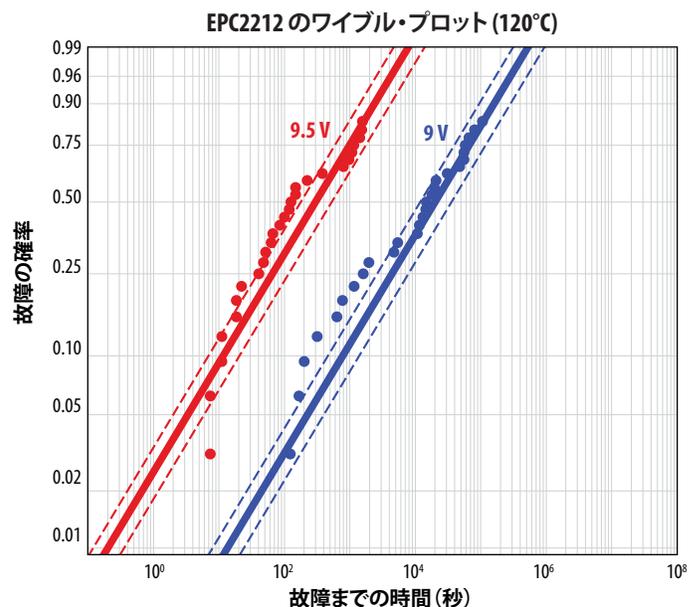
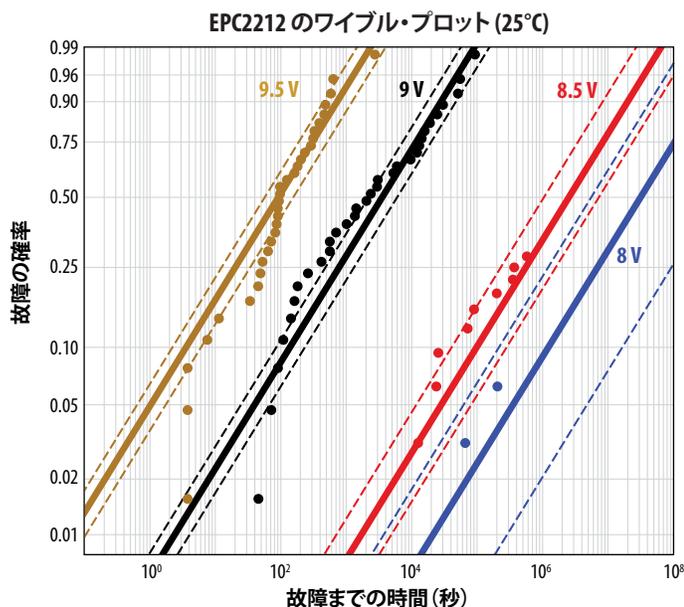


図1: EPC2212のゲート-ソース間の故障のワイブル・プロット。 V_{GS} が8Vであっても故障は、ほとんど発生しないことに注意してください。ただし、デバイスの V_{GS} の最大定格は6Vです。左図のデータは25°C、右図のデータは120°Cのときです。

図2では、これらのデータが故障率に変換されています。左図は、25°Cと120°Cの両方での V_{GS} に対する同じデバイスの平均故障時間 (MTTF) です。右図は、25°Cでの V_{GS} に対する故障のさまざまな確率を示すグラフです。故障率は、温度にはあまり敏感ではありませんが、 V_{GS} には非常に敏感であることに注意してください。

右側のグラフを見ると、 V_{GS} が直流6V (この部品の絶対最大許容電圧) の場合、10年間で100万分の10~100 (ppm) の故障が予想されます。ただし、推奨されるゲート駆動電圧は5.25 Vであり、その電圧での予想故障率は10年で1 ppm以下です。

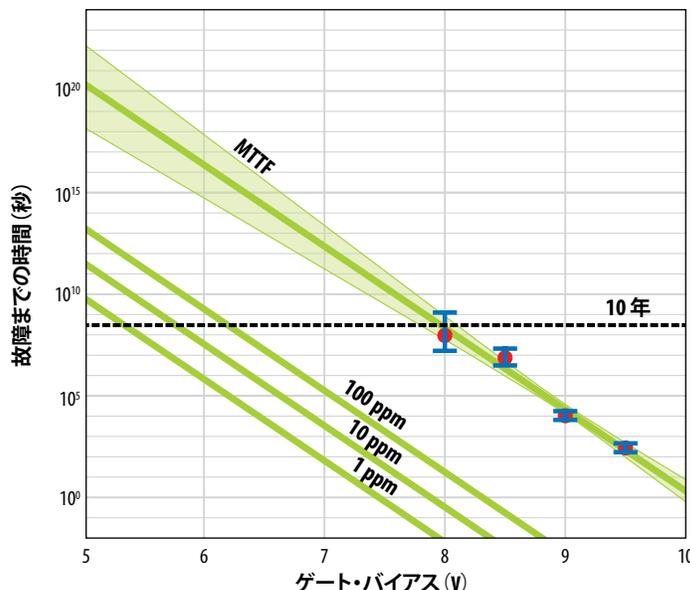
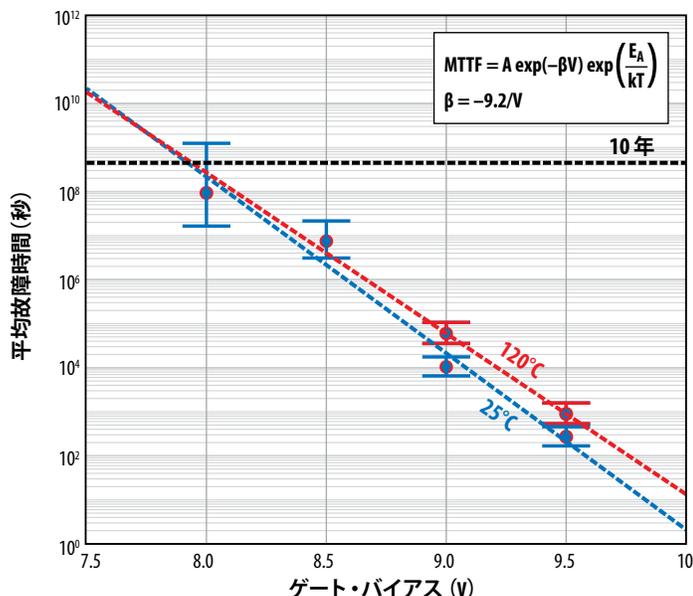


図2: 左図は、25°Cと120°Cの両方での V_{GS} に対するEPC2212 (eGaN FET) の平均故障時間 (MTTF)。右図は、25°Cでの V_{GS} に対する故障のさまざまな確率を示すグラフです。

これらの結論は、主要な故障メカニズムがこれらすべての条件下で同じである場合にのみ有効です。これを確認するために、図3に示すように、故障した部品に対して故障分析を実施し、同じ結果が得られました。図3の画像を参照すると、黄色の円は、故障の場所がゲート金属と金属1層目との間であることがわかります。

EPC2212の場合、これら2つの層は、窒化シリコン層で分離されています。故障したのはこの窒化シリコン層であり、その下のGaN層のいずれでもありません。この故障メカニズムがほとんどの半導体の誘電体層で一般的に見られる経時的な絶縁破壊メカニズム (TDB: time-dependent dielectric failure mechanism) と一致することが分かると、データシートの制限内のゲート電圧ストレスによる故障率を予測する図2の確率データは、自信を持って使うことができます。

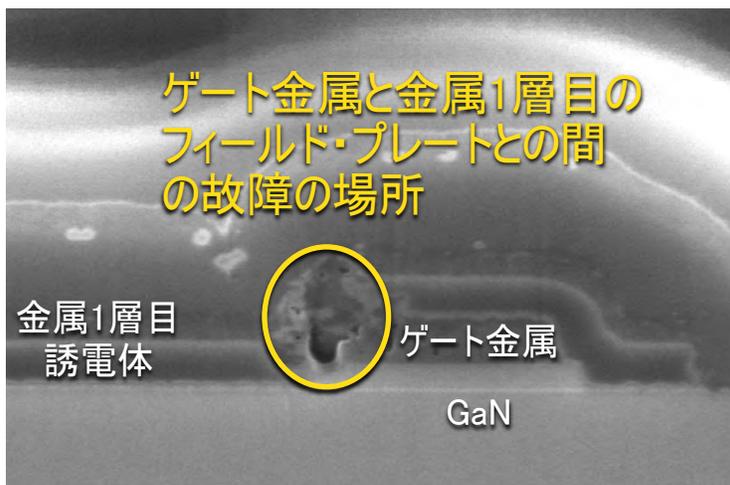


図3: EPC2212 (eGaN FET) のゲート領域の走査型電子顕微鏡 (SEM) の画像。黄色の円は、故障の場所がゲート金属と金属1層目との間にあることを示しています。

セクション2:ドレインの電圧/温度ストレス

この同じ方法が、他のすべてのストレス状態に適用できます。例えば、GaNトランジスタのユーザーの間で共通する関心事の1つは、動的オン抵抗です。これは、デバイスに高いドレイン-ソース電圧 (V_{DS}) が印加されたときに、トランジスタのオン抵抗が大きくなる状態です。この状態をテストする従来の方法は、最大定格温度 (通常150°C) で最大定格直流電圧 V_{DS} を印加する方法です。一定時間 (通常は1000時間) 経過した後も故障がない場合、その製品は良好と見なされます。

オン抵抗 $R_{DS(on)}$ が大きくなるメカニズムは、チャネル近くのトラップ順位にある電子をトラップすることです。トラップされた電荷が蓄積すると、オン状態の2次元電子ガス (2DEG) から電子が減少し、 $R_{DS(on)}$ が大きくなります。最大温度で直流電圧 V_{DS} を加えることによって、トラップ可能な電子は、ドレイン-ソース間の漏れ電流 I_{DSS} から発生します。トラップを加速するために、第4世代の100 V定格のEPC2212 (eGaN FET) の図4に示すように、デバイスに最大定格を超える電圧を加えます。このデータは3パラメータのワイブルで適合されました。

図5では、これらのデータは、電圧と温度に対する故障までの時間のグラフとして変換されています。このグラフの右側には、最大定格 V_{DS} での1 ppmの故障 (0.0001%) までの時間が10年を超えていることが示されています。ただし、異常なのは、左側のグラフが示すように、故障率は温度にそれほど敏感ではなく、故障率はすべての条件下で非常に低いものの、90°Cでは35°Cや150°Cよりも低いことです。これについては、このレポートの後半で説明しますが、これは、主な故障メカニズムがホット・エレクトロンのトラップであることを理解すれば説明できます。

$R_{DS(on)}$ 故障のワイブル・プロット(150°C)

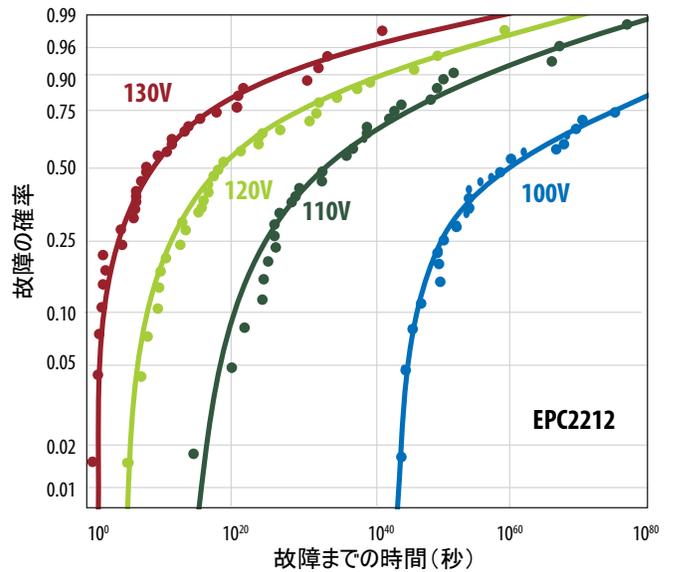
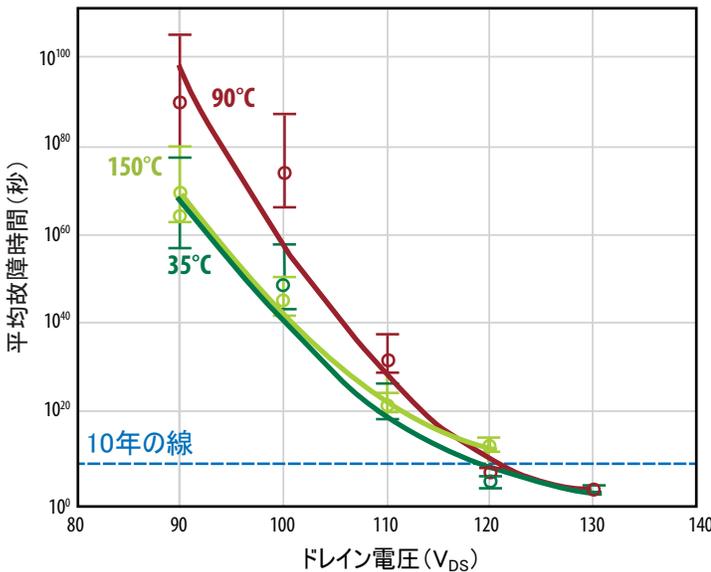


図4: さまざまな電圧で直流バイアスを加えたときのEPC2212 (eGaN FET) のワイブル・プロット。故障は、データシートの制限を超えると定義されます。

V_{DS} と温度に対するMTTFの関係



故障までの時間と V_{DS} (150°C) の関係

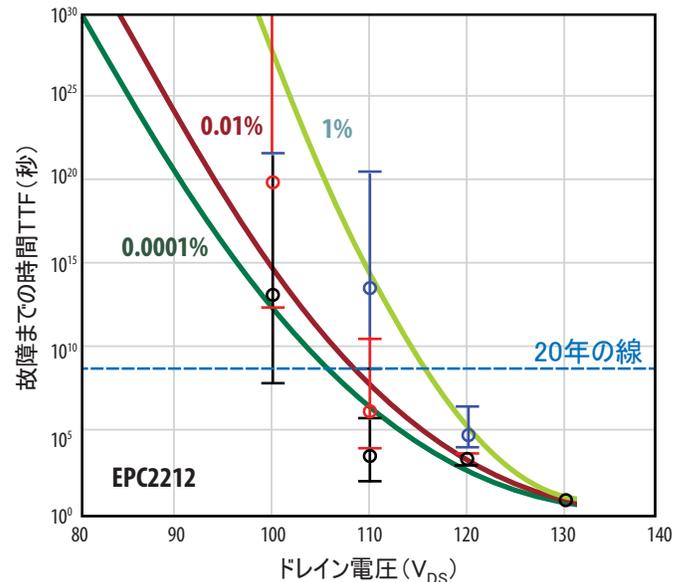


図5: 図4のデータ、および、さまざまな温度で取得した同様のデータは、時間、温度、電圧に対する故障率の予測に変換されます。

図6は、EPC2212 (eGaN FET) の拡大画像で、1~2 μm の光学範囲での熱放射を示しています。この部品のスペクトル放射は、ホット・エレクトロンと一致しており、デバイス内でのそれらの位置は、デバイスがドレイン・ソース間バイアスの下にあるとき、最高電界の位置と一致しています。

デバイスのこの領域のホット・エレクトロンがトラップされた電子の発生源であることがわかります。設計とプロセスを改善することで、動的オン抵抗を最小化する方法をより深く理解できます。ホット・エレクトロンの一般的な振る舞いを理解することによって、幅広いストレス条件にわたるそれらの振る舞いを一般化することができます。

さらに、より多くのホット・エレクトロンを供給することによって、トラップのメカニズムを加速できます。これを行うために、最大定格 V_{DS} で、デバイスに流れる I_{DSS} を大きくする図7の回路を製作しました。言い換えれば、トラップされる可能性のある電子の発生源として、単に高温で直流バイアスすることによって生成される漏れ電流を使う代わりに、図7に示すようなスイッチング回路を製作することによって、桁違いに多くのトラップ候補を発生できます。この回路は、JEDEC JEP173 [15] によって提案されたハード・スイッチング構成の1つです。

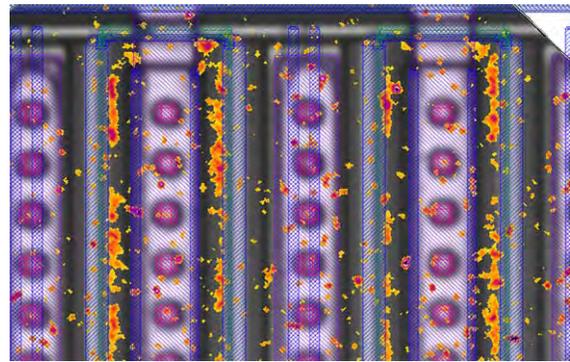


図6: ホット・エレクトロンと一致する1~2 μm の波長範囲 (SWIR) での発光を示すEPC2212 (eGaN FET) の拡大画像。SWIR放射 (赤色とオレンジ色) は、通常の (可視波長) 顕微鏡画像に重ねて表示されています。

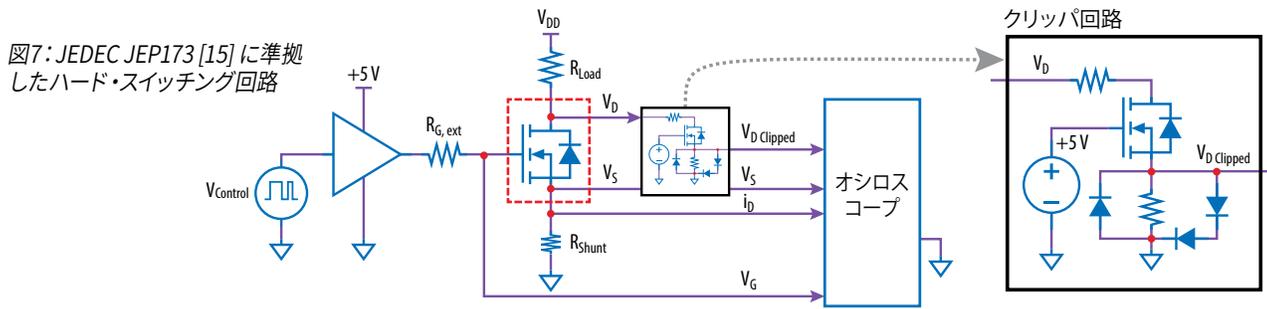


図7: JEDEC JEP173 [15] に準拠したハード・スイッチング回路

図8は、第5世代のEPC2045 (eGaN FET) [16]の $R_{DS(on)}$ が、さまざまな電圧ストレス・レベルと温度で時間と共に、どのように増加するかを示しています。左図のデバイスは、25°Cにおいて、60 V~120 Vの電圧で試験しました (EPC2045の $V_{DS(max)}$ は100 V)。横軸は、秒単位で測定された時間で、最長は10年です。

右図のグラフは、異なる温度、120 Vでバイアスしたときの $R_{DS(on)}$ の変化を示しています。直感に反する結果は、オン抵抗が低温でより速く大きくなることを示していることです。ホット・エレクトロンは、低温でより移動し、トラップされる傾向のある異なる層に到達する可能性があるため、ホット・キャリア

注入と一致しています。これは、デバイスを最大の電圧と温度で試験する従来の試験方法では、デバイスの信頼性を判断するには不十分な場合があることを示唆しています。

同様に、図5の結果も理解しやすくなりました。デバイスが直流バイアス下で加熱されると、漏れ電流が増加します。ただし、ホット・キャリアの移動距離が短いと、利用可能な電子の増加と逆に、 $R_{DS(on)}$ は時間の経過と共に大きくなります。室温から90°Cまでは小さくなりますが、高温では増加し始めます——これは、直観に反するもう1つの結果です。

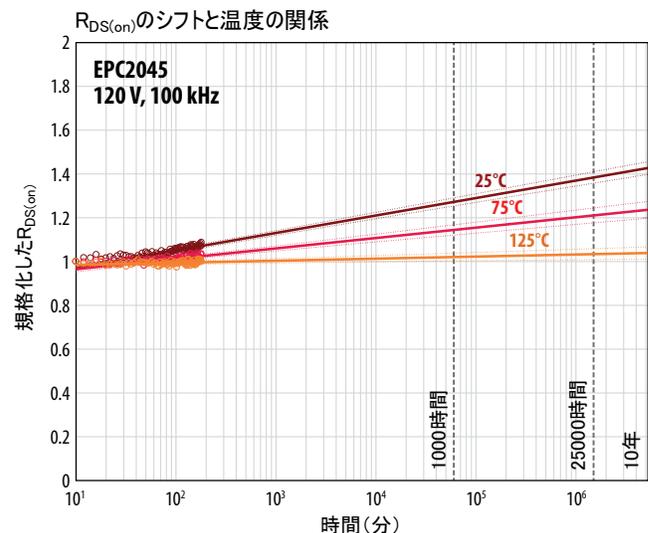
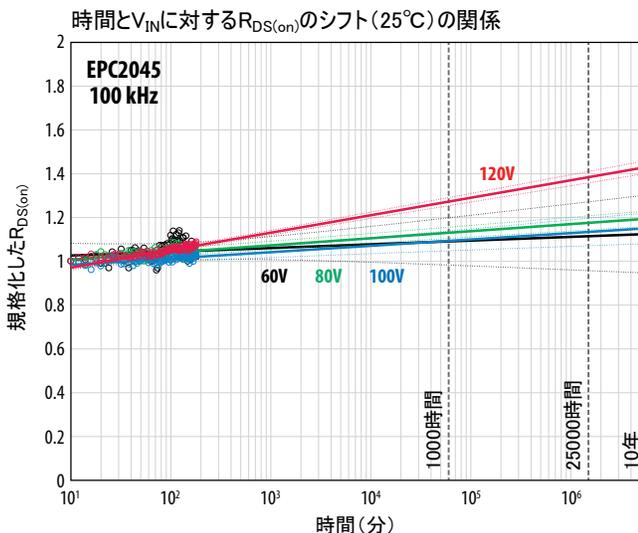


図8: さまざまな電圧ストレス・レベルと温度における第5世代eGaN FETであるEPC2045の $R_{DS(on)}$ の経時変化。左図は、デバイスを25°Cにして、60 V~120 Vの電圧で試験した結果です。右のグラフは、異なる温度で、120 Vにおける $R_{DS(on)}$ の変化です。

セクション3: 安全動作領域

安全動作領域 (SOA) 試験では、指定されたパルス持続時間の間、eGaN FETに同時に大電流 (I_D)、高電圧 (V_{DS}) を与えます。この主な目的は、データシートのSOAグラフ内のすべての点 (I_D, V_{DS}) でFETが不具合なく動作することを確認することです。安全領域の外側での故障を試験することによって、安全マージンを調査するためにも使えます。

SOA試験中、チップ内の大きな電力消費によって、接合部温度が急速に上昇し、強い熱勾配が形成されます。電力またはパルス持続時間が十分大きいと、デバイスが簡単に過熱し、壊滅的に故障します。これは熱過負荷故障として知られています。

Si MOSFETでは、SOA試験において、2次降伏 (またはSpírito効果[13]) として知られる別の故障メカニズムが観察されています。大きい V_{DS} と小さい I_D で発生するこの故障モードは、接合部温度としきい電圧 V_{TH} との間の不安定なフィードバックによって起こります。パルス期間中に接合部温度が上昇すると、 V_{TH} が低下し、パルス電流が大きくなる可能性があります。次に、増加する電流によって温度がより速く上昇し、熱暴走や最終的には故障につながる正のフィードバック・ループが完成します。この調査の目的は、Spírito効果がeGaN FETに存在するかどうかを判断することです。

EPCは、eGaN FET向けの安全動作領域の専用試験システムを設計し構築しました。このシステムについては、付録Cで詳しく説明します。簡単に言うと、この回路はカーブ・トレーサと同様に機能します。被試験デバイス (DUT) に加えるゲート・バイアスは、パルスを加える前に設定され、最終的なパルス電流を変調するために使われます。その後、ドレイン電圧は、指定されたパルス持続時間の間、pチャネル制御用FETによってドレインにパルスで供給されます。

直流または長い持続時間のパルスの場合、FETのSOA能力は、デバイスの熱の放散に大きく依存します。これは、真のSOA能力を評価するための大きな技術的課題となり、しばしば、特別な水冷による熱の放散が必要になります。ただし、短いパルス (1 ms以下) の場合、熱の放散は、SOA特性に影響しません。これは、短いタイムスケールでは、接合部で発生した熱が外付けヒートシンクに拡散するために十分な時間がないためです。代わりに、すべての電力がGaN膜とその近くのシリコン基板の温度 (熱容量) 上昇に変換されます。これらを考慮した結果、SOA試験は2種類のパルス持続時間 (1 msと100 μ s) で実施しました。

図9に、200 VのEPC2034CのSOAデータを示します。このプロットでは、個々のパルス試験は (I_D, V_{DS}) 空間の点で表されます。これらの点をデータシートのSOAグラフに重ねて示しました。100 μ sと1 msの両方のパルス・データを一緒に示しました。緑色の点は、部品が合格した100 μ sのパルスに対応し、赤色の点は、部品が故障した場所を示します。低い V_{DS} から $V_{DS, max}$ (200 V) までのすべての範囲で、SOAの広い範囲にいくらかの故障も発生することなく (すべて緑色の点)、データが得られました。すべての故障 (赤色の点) は、データシートのグラフの緑色の線で示されたSOAの外で発生しています。同じことが1 msのパルス・データ (紫色と赤色の三角形) にも当てはまります。すなわち、すべての故障はデータシートのSOAの外側で発生しました。

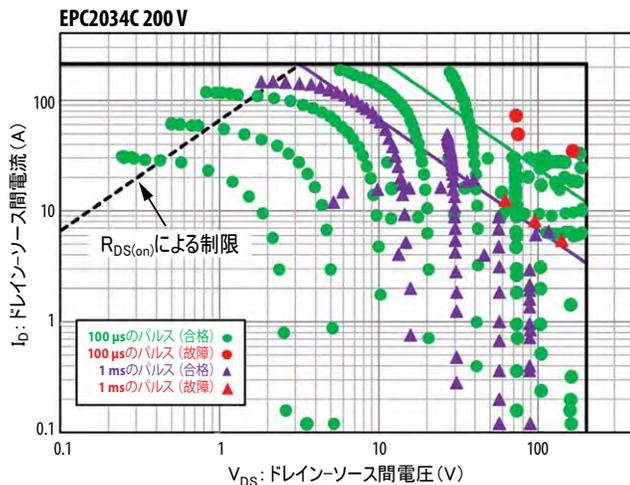


図9: EPC2034CのSOAのプロット。「 $R_{DS(on)}$ による制限」の線は、データシートにおける150°Cでの $R_{DS(on)}$ の最大仕様に基づいています。1 ms (紫色の三角形) と100 μ s (緑色の点) のパルスの測定値を一緒に示しました。故障は赤色の三角形 (1 ms) または赤色の点 (100 μ s) で示しました。すべての故障はデータシートのSOAの領域外で発生していることに注意してください。

図10は、AEC認定のEPC2212 (第4世代の車載用100V)、EPC2045 (第5世代の100V)、およびEPC2014C (第4世代の40V) の3種の部品のSOAデータです。すべての場合において、データシートの安全動作領域で故障がないというデータが得られ、すべての故障はSOA制限の範囲外で発生しています。多くの場合、制限の十分外側です。

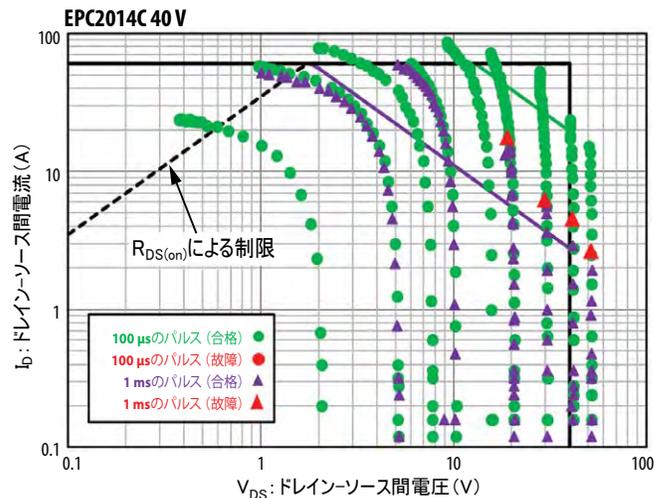
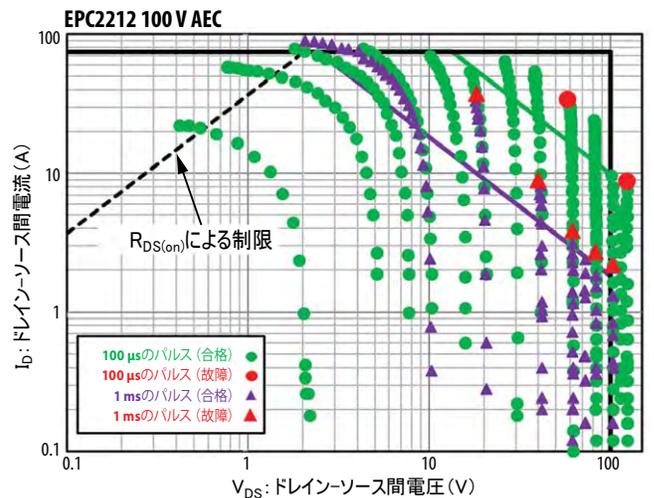
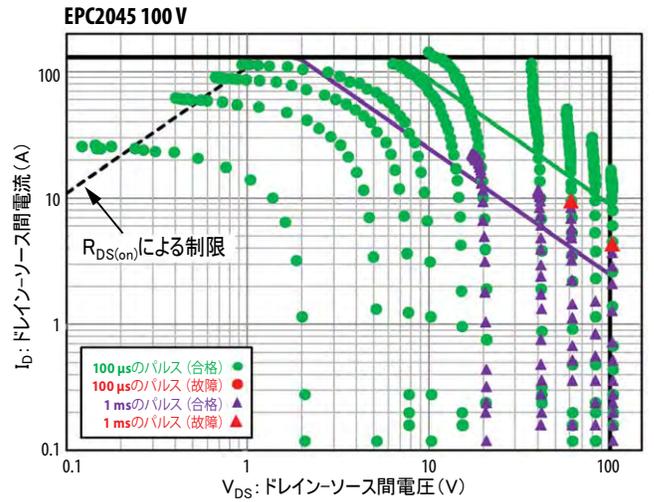


図10: EPC2045、EPC2212、EPC2014CのSOAの結果。1 ms (紫色の三角形) と100 μ s (緑色の点) のパルスの測定値を一緒に示しています。故障は赤い三角形 (1 ms) または赤い点 (100 μ s) です。すべての部品について、すべての故障は、データシートのSOA領域外で発生していることに注意してください。

データシートのSOAグラフは、デバイスの熱伝導率と熱容量に加えて、関連するすべての層を含むデバイスの熱モデルを使って、有限要素解析で生成されます。過渡シミュレーションに基づいて、SOA制限は、単純な基準によって決められます。すなわち、特定のパルス持続時間の場合、消費電力は、パルスの終了前に接合部温度が150°Cを超えないようにしなければなりません。この基準によって、SOAグラフの45度の緑色(100 μ s)の線と紫色(1 ms)の線で示される一定の電力に基づく制限が決まります。この調査の広範な試験データによって証明されているように、このアプローチは、保守的な安全動作領域を定義するデータシートのグラフへとつながります。パワーMOSFETでは、同じ定電力アプローチによって、高電圧領域での能力が過大評価され、熱的不安定性(Spirito効果)によって早期に故障が発生します。

ただし、故障の物理的観点から、図10から明らかのように、特定のケースで、eGaN FETは公称安全領域の外側でも十分に耐えられますが、動作マージンは、ドレイン・ソース間のバイアスが大きく、パルス持続時間が長くなると減少します。EPCは、実際のメカニズムについてより深い知識を得るために、より大きな V_{DS} (データシートの最大値を超える)とより長いパルス持続時間で、さらに故障までの試験の調査を実施する予定です。これらの調査では、意味のある結果を得るために、デバイスの熱の放散をより大きくする必要があります。この測定技術は洗練され続けており、故障したデバイスは本質的な故障メカニズムを探るために詳細に分解しました。

故障の正確な物理は、まだ不明である可能性があります。この調査の主要な結果は、明らかです。すなわち、eGaN FETは、データシートのSOA内で動作させれば故障しないでしょうということです。

セクション4: 短絡回路の耐久性試験

短絡耐性は、オン(導通)状態のときに、パワー・コンバータで発生する可能性のある意図しない故障条件に耐えるFETの能力のことです。このような事象では、このデバイスには、トランジスタの固有の飽和電流および回路の寄生抵抗によってのみ制限される電流と、バスの全電圧とが加えられます。これは、故障の場所とアプリケーションによって変わります。短絡状態が保護回路によって解消されない場合、極度の電力消費が最終的にFETの熱的な故障につながります。短絡試験の目標は、部品がこれらの条件下で存続できる「耐用時間」を定量化することです。一般的な保護回路(例: IGBTのゲート・ドライバの非飽和保護)は、2~3 μ sで過電流状態を検出して対処できます。したがって、eGaN FETがクランプされていない短絡状態に約5 μ s以上耐えることができるなら、望ましいと言えます。

短絡耐性の評価に使われる2つの主要なテスト回路は [17]:

- ・ハード・スイッチ故障(HSF): ドレイン電圧が印加された状態でゲートがオン(およびオフ)に切り替えられます。
- ・負荷時の故障(FUL): ゲートがオンすると同時に、ドレイン電圧がオンします。

この調査では、EPCは両方の故障モードで部品を試験し、耐用時間に有意差は見られませんでした。したがって、この議論の残りの部分では、FULの結果に焦点を当てます。ただし、HSF試験から、eGaN FETではシリコン・ベースのIGBTで発生する可能性のある任意のラッチやゲート制御の損失が見られなかったことに注意することが重要です [17]。eGaNデバイスには寄生バイポーラ構造がないため、この結果は予想されていました。FETが壊滅的に故障するまでは、ゲートをローに切り替えることで短絡を完全に解消できるので、これは保護回路の設計に有利な特徴です。この試験方法の詳細については、付録Dを参照してください。

2種の代表的なeGaN FETを試験しました:

- EPC2203 (80 V): 第4世代の車載品質(AEC) デバイス
- EPC2051 (100 V): 第5世代のデバイス

製品ファミリーの中で最も小さいこれらのデバイスを選びました。これによって、短絡評価に必要な大電流による試験が簡素化されました。ただし、単純な熱スケールリングの議論に基づいて、耐用時間はこのファミリーの他のデバイスでも同じと予想されます。EPC2203の結果は、EPC2202、EPC2206、EPC2201、EPC2212をカバーし、EPC2051はEPC2045とEPC2053をカバーします。

図11は、ドレイン電圧を大きくしていったときのEPC2203の負荷時の故障データを示しています。 V_{GS} が6 V(データシートの最大値)、ドレイン・パルスが10 μ sで、デバイスは、最大 V_{DS} の60 Vにしても故障しませんでした。これらの条件下では、3 kW以上が0.9 mm×0.9 mmのチップで消費されます。より大きな V_{DS} では、パルス期間中に、電流が時間と共に減衰することが分かります。これは、デバイス内の接合部温度が上昇した結果であり、永久的な劣化を示すものではありません。

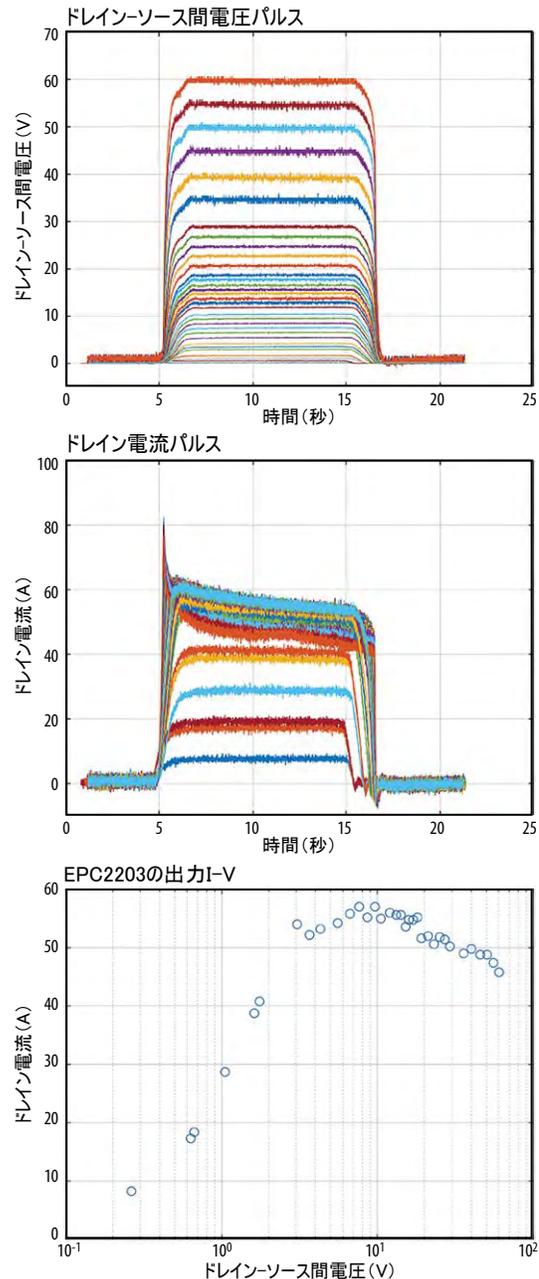


図11: ドレイン電圧を大きくしていったときのEPC2203の負荷時の故障試験波形です。ドレイン・パルスは10 μ sで、 V_{GS} は6Vです。このパルス幅に対してデバイスは故障しませんでした。(一番上の図) V_{DS} 対時間。 V_{DS} は、デバイス端子で直接ケルビン検出しました。(中央の図) I_{DS} 対時間。自己発熱によって、 I_{DS} は時間と共に減少することに注意してください。(一番下の図) この試験シーケンスの結果の出力曲線。ドレイン電流は、パルス期間中の平均電流として記録されます。大きな V_{DS} でのデバイスの加熱によって、ドレイン電流は飽和領域で反転して下がります。

より長いパルス持続時間 (25 μs) を採用すると、この部品は最終的に熱的な過負荷で故障します。代表的な波形が図12です。故障の時間は、ドレイン電流の急激な上昇によって特徴付けられます。この事象の後、デバイスは永久的に破損します。耐用時間は、パルスの開始から故障するまでの時間として測定されます。

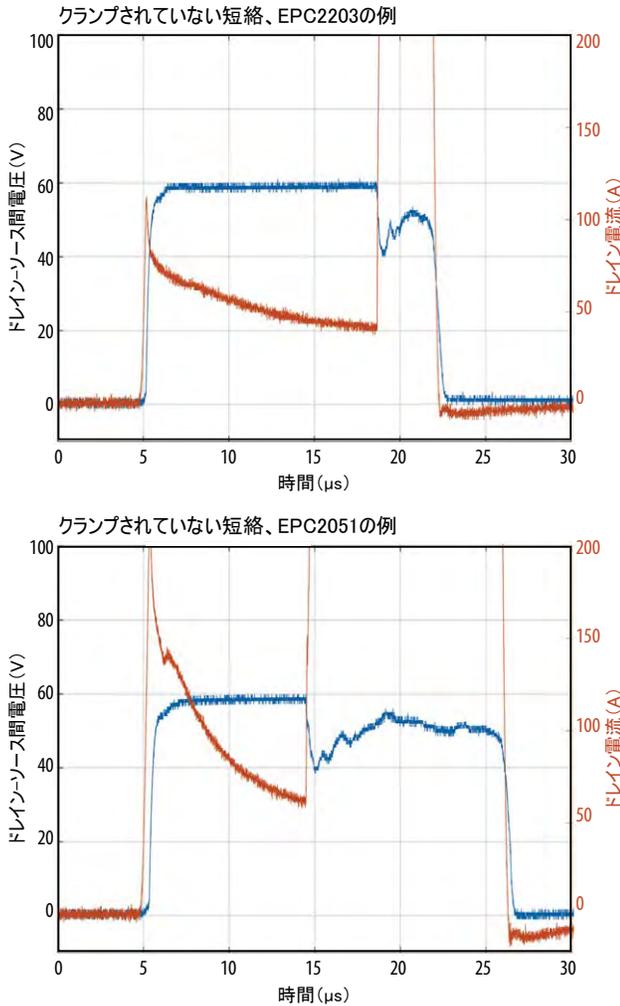


図12: $V_{DS}=60V$, $V_{GS}=6V$, $25\mu s$ のドレイン・パルスでの標準的なEPC2203 (上図)とEPC2051 (下図)の負荷時の故障の試験波形。ドレイン電流の急激な上昇は、壊滅的な熱故障のタイミングを示しています。

耐用時間に関する統計を収集するために、このアプローチを採用して、8個の部品から成る群を故障するまで試験しました。表2に結果をまとめました。EPC2203は、5V (推奨ゲート駆動電圧)と6V ($V_{GS(max)}$)の両方で試験され、平均耐用時間はそれぞれ20 μsと13 μsでした。飽和電流が大きいため、6Vではデバイスの寿命が短くなることに注意してください。EPC2051は、6VでのEPC2203と比べて、故障までの時間がわずかに短くなっています (9.3 μs)。これは、第5世代の製品よりも積極的なスケールアップと高電流密度化のためと推定されます。ただし、すべての場合において、ほとんどの短絡保護回路が対処し、デバイスの故障を防ぐために十分な長さの耐用時間になります。さらに、耐用時間は、部品ごとにわずかな変動を示しました。

表2の下の行は、チップ・サイズに対するパルス電力とエネルギーを示しています。これらの量と故障までの時間との関係を理解するために、時間依存の熱の伝達をシミュレーションして、短絡パルス期間中の接合部温度の上昇 ΔT_J を求めました。この結果が図13です。パルス期間中の非常に高い電力密度によって、GaN層と近くのシリコン基板が急速に加熱されます。パルスが短

短絡パルス
 $V_{DS} = 60V$

	EPC2203 (Gen 4)		EPC2051 (Gen 5)	
	$V_{GS} = 6V$	$V_{GS} = 5V$	$V_{GS} = 6V$	$V_{GS} = 5V$
平均TTF (μs)	13.1	20.0	9.33	21.87
標準偏差 (μs)	0.78	0.37	0.21	2.95
最小 TTF (μs)	12.1	19.6	9.08	18.53
平均パルス電力 (kW)	3.211	2.554	5.516	3.699
エネルギー (mJ)	43.36	50.24	50.43	77.34
チップ面積 (mm ²)	0.9025		1.105	
平均電力/面積 (kW/mm ²)	3.558	2.830	4.99	3.35
エネルギー/面積 (mJ/mm ²)	48.05	55.67	45.64	69.99

表2: EPC2203とEPC2051の短絡耐用時間の統計。各条件の8個の部品から求めた統計。耐用時間は平均値の周りに密に分布しています。平均パルス電力とエネルギーは、母集団内の標準的な部品に対応しています。

く、熱伝達が比較的遅いため、薄い半導体 (深さが約100 μm以下)のみがエネルギーの吸収に役立ちます。温度は、時間の平方根 (熱拡散の特性)で上昇し、パルス電力に比例します。図13から分かるように、EPC2203では、約850°Cの同じ接合部温度の上昇で5Vと6Vの両方の条件で故障します。同じことがEPC2051にも当てはまり、両方の条件が約1050°Cの同じ ΔT_J で故障します。これらの結果から、以下の3つの重要な結論が導き出されます:

1. 特定のデバイスでは、故障までの時間は電力消費の2乗 (P²) に反比例します。これには、持続時間が約1 ms以下のSOAパルスを短絡に使用します。
2. 大電力パルスに起因する固有の故障モードは、特定の臨界値を超える接合部温度に直接関係しています。
3. ワイド・バンドギャップのeGaNデバイスは、自由キャリアの熱暴走によってシリコン・デバイスが完全に対処できない接合部温度 (約800°C以上)に耐えることができます。

故障の正確なメカニズムを判断するには、さらなる分析が必要です。それにもかかわらず、この調査で示された実験結果によって、eGaN FETの卓越した短絡耐性が実証され、十分な安全マージンを備えたシステムと短絡保護スキームをユーザーが設計できるようになります。

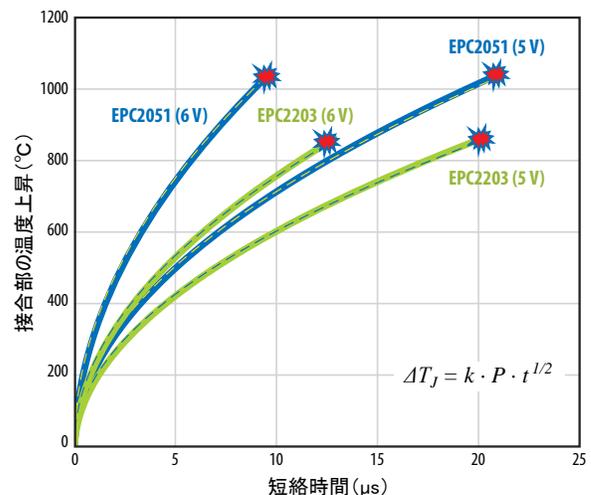


図13: 5Vと6Vの両方の V_{GS} において、EPC2051とEPC2203に対する短絡パルス期間中の接合部温度上昇と時間のシミュレーション。測定された故障時間は赤色のマーカーで示しました。EPC2203は約850°Cの ΔT_J で破滅的に故障しますが、EPC2051は約1050°Cで故障することに注意してください。シミュレーションした ΔT_J は、この式に示されているように、時間の単純な平方根への依存で適合できます (熱拡散)。Pは単位面積当たりの平均電力を示し、 $k = 6.73 \times 10^{-5} K/W s^{1/2}$ です。

セクション5: 短い電流パルスに対する信頼性 (LIDARアプリケーション)

eGaN FETは、自動運転車のLidar回路で広く採用されており、いくつかの主要な利点を提供します:

- より短いパルスと測定範囲におけるより優れた分解能を得るためのより高速なスイッチング
- 高電力密度、低インダクタンス、小型なソリューションを可能にする小さな実装面積
- より高いパルス繰り返し率でより高い効率

Lidarアプリケーションでは、GaNデバイスは1~5 ns程度の短い大電流パルスを扱います。これによって、レーザー・ダイオードが駆動され、狭い光パルスが生成されます。このピーク電流は通常、FETのパルス電流定格の50%を大幅に上回ります。パルスのデューティ比は通常小さく、パルス繰り返し周波数は10~100 kHzの範囲です。パルスが加えられていないとき、デバイスはオフ状態で、特定のドレイン・バイアスが印加されています。

このストレス状態は、パワー・デバイスにとっては通常とは異なり、高温ゲート・バイアスHTGBや高温逆バイアスHTRBなどの従来の直流信頼性試験を実施することによって、動作中の寿命を予測することが困難になります。セクション2で説明したハード・スイッチングの信頼性試験のようなGaN固有の試験でさえ、Lidar回路のストレス条件を効果的にエミュレートしていません。故障の物理的観点から見ると、パルス期間中に大電流と高電圧が同時に加わると、ホット・キャリア効果が懸念され、デバイス内で V_{TH} または $R_{DS(on)}$ のシフトを引き起こす可能性があります。さらに、繰り返しの大電流パルスの累積効果によって、エレクトロマイグレーションの可能性が高まり、はんだ接合部の劣化につながります。

この発展途上の市場でこれらの懸念に対処するために、EPCは主要なLidarのユーザーと協力して新しい試験方法を開始しました。このLidar信頼性試験は、EPCの「Beyond AEC Initiative」の一部で、AEC-Q101規格の一部としてMOSFET向けに開発された従来の信頼性試験を超える一連のGaN固有のストレス試験です。

このコンセプトは、最終的なミッション・プロファイルに見合ったパルスの総数を求めるために、実際のLidar回路の部品にストレスを加えることです。自動車用Lidarのミッション・プロファイルは、ユーザーごとに異なります。標準的な自動車のプロファイルでは、100 kHzのパルス繰り返し周波数 (PRF: pulse repetition frequency) で、1日当たり2時間の動作で15年の寿命が要求されます。これは、合計約4兆発のLidarパルスに相当します。最悪のシナリオの中には、耐用年数が10兆発~12兆発のパルスが必要とすることもあります。デバイスの母集団を完全なミッション・プロファイルの最後まで試験することによって、この試験方法はLidarミッションにおけるeGaNデバイスの寿命を直接示します。この直接的なアプローチは、妥当性が疑わしい加速係数や活性化エネルギーの必要性を排除できることに注意してください。標準的な信頼性試験からLidar固有のストレス条件まで、寿命予測を何らかの形で推定する必要もなくなります。

多数のパルスを得るために、デバイスは通常のLidar回路よりもはるかに高いPRFで連続的にストレスを受けます。この試験回路は、EPCの一般的なLidarアプリケーション基板EPC9126 [18] に基づいています。実験の詳細は付録Bに記載されています。この調査では、2つの一般的なAEC品質の部品であるEPC2202 (80 V) とEPC2212 (100 V) を試験しました。2品種とも4個の部品を同時に試験しました。ストレス期間中、すべてのデバイスで2つの重要なパラメータを連続的にモニターしました: (i) ピーク・パルス電流と、(ii) パルス幅です。これら

のパラメータは、Lidarシステムの測定範囲と分解能の両方にとって重要です。図14は、最初の4.2兆発のパルスの結果を示しています。パルスの幅や高さのいずれにおいても、劣化やドリフトが観察されていないことに注意してください。パルスの累積数は、自動車の標準的な寿命に対応しています。これは、eGaNデバイスの状態の間接的なモニターですが、回路の性能に悪影響を与える劣化メカニズムが発生していないことを示しています。

時間の経過に伴うeGaNデバイスのパラメータの安定性の可視性を高めるために、試験システムはLidarのストレスを6時間ごとに中断し、デバイスのしきい電圧 V_{TH} や $R_{DS(on)}$ を測定しました。この簡単なパラメータ測定の後、部品はLidarストレス・モードにすばやく戻されます。この結果が図15です。これらのパラメータは両方とも、試験期間中、優れた安定性を示しています。この安定性は、LidarストレスがeGaNデバイスに対して比較的無害であることが分かります。

eGaNデバイスの短い電流パルス (Lidar) の試験は、自動車の標準的な寿命にわたってこのアプリケーションで非常に信頼できることを示しています。このレポートの発行時点で、故障モードやパラメータ劣化は観察されていません。EPCは今後、この群の試験を故障するまで続けて、故障の可能性のある摩耗メカニズムを特定する予定です。さらに、これらの結果の統計的信頼性を向上させるために、より多くの部品の母集団を試験する予定です。

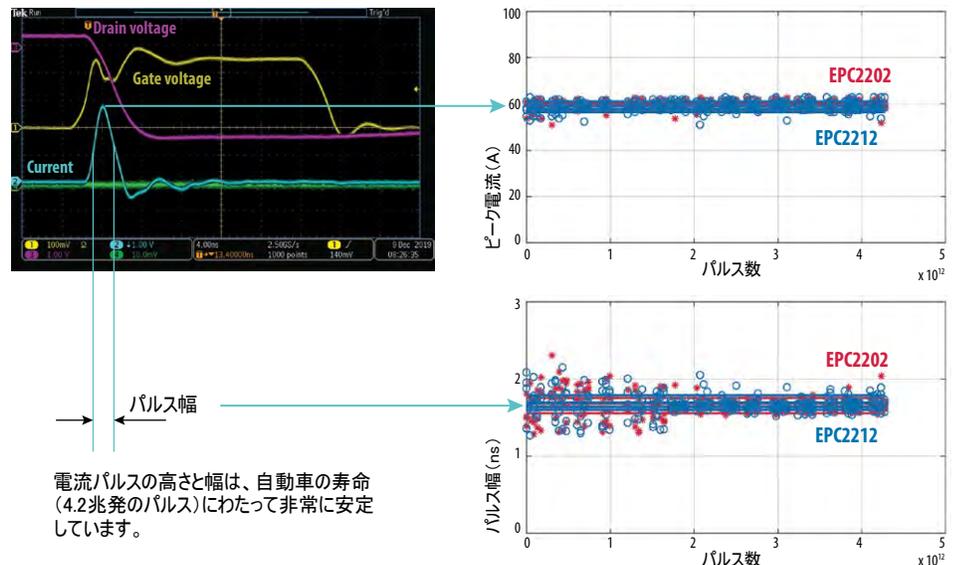


図14: 4.2兆発のLidarパルスに対するパルスの幅 (右下図) とパルスの振幅 (右上図) の長期安定性。4個のEPC2202 (赤色) と4個のEPC2212 (青色) のデータを重ねてプロットしました。自動車の標準的な寿命に対応するパルスの総数にわたって、これらの主要なパラメータの安定性が優れていることに注目してください。

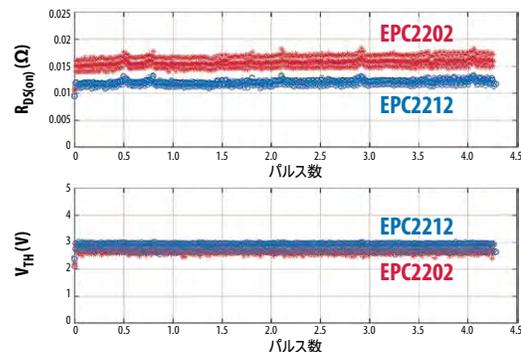


図15: Lidarの信頼性試験期間中の $R_{DS(on)}$ と V_{TH} の長期安定性。これらのパラメータは、Lidarのストレスを一時的に遮断することによって、すべての部品に対して6時間間隔で測定されます。 V_{TH} は、さまざまなゲート電圧で $R_{DS(on)}$ を測定することによって推定されていることに注意してください。4個のEPC2202 (赤色) と4個のEPC2212 (青色) のデータを重ねてプロットしています。自動車の標準的な寿命に対応するパルスの総数にわたって、これらの重要なパラメータの安定性が優れていることに注目してください。

セクション6: 機械的ストレス

6.1 チップのせん断試験

チップのせん断試験の目的は、eGaNデバイスをプリント回路基板に装着するために使うんだ接合部の完全性を評価することです。この判断基準は、実装されたデバイスに適用されたときに、プリント回路基板からチップがせん断される面内力に基づいています。すべての試験は、米軍の試験の規格 MIL-STD-883E, Method 2019 [19] に従いました。

図16は、選択した4種類のEPCのeGaN FETの試験結果です。各製品について10個の部品を試験しました。試験した最小のチップはEPC2036/EPC2203 [20-21] で、直径200 μm のはんだボールが4つだけあり、チップ面積は 12.6×10^{-4} 平方インチ (0.9×0.9 mm) です。予想通り、この製品はせん断強度が最小であることが分かりましたが、図16に示すように、MIL規格で指定された最小の外力の条件を超えています。試験された最大のチップは、チップ面積が 216×10^{-4} 平方インチ (6.1×2.3 mm) でLGA (ランド・グリッド・アレイ) 封止の製品EPC2206[22]です。EPC2206は、最小の外力の条件を10倍以上も上回っています。このサイズの範囲内で、2種類の製品を追加で試験しました。すなわち、EPC2212 (100 VのLGA) [14]とEPC2034C[23] (200 VのBGA) です。いずれの製品も最小の外力を大幅に上回っています。

図16の結果は、ウエハー・レベルのパッケージに封止したすべてのEPC製品が、最も厳しい条件下での環境的なせん断ストレスに対して機械的に丈夫であることを示しています。

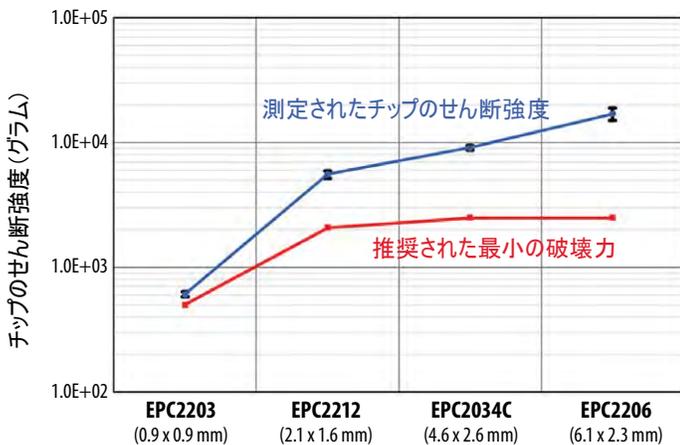


図16: せん断強度を測定すると同時に、eGaN FETのさまざまなチップ・サイズとはんだ構成を故障まで試験しました。この結果は黒い点で示されています。赤い星は、MIL-STD-883E, Method 2019で推奨された最小のチップせん断強度を示しています。

6.2 背面圧力試験

eGaNデバイスの機械的丈夫さのもう1つの重要な視点は、いかに背面圧力に対応できるかです。これは、チップへの背面放熱を必要とするアプリケーションにとって重要な考慮事項です。組み立て時に、ピック・アンド・プレースの配置のときの安全な力を決めることも重要です。

EPCは、最大400 psiまでの背面圧力試験を実施しました。この圧力は、加えられた力をチップ面積で割って計算します。図17は、採用した実験室用圧力テスターです。この圧力は、0.6 mm/分のローディング速度でチップの背面に直接加えました。圧力試験の前後に、合格か故障かを決定するためにパラメータ試験を実施しました。続いて、部品を60 V_{DS} 、85°C、相対湿度85%で300時間の湿度バイアス試験 (H3TRB: 高温高湿逆バイアス) に曝しました。H3TRBは、圧力試験による機械的損傷 (内部亀裂) に起因する任意の潜在的な故障があったかどうかを判断するために有効です。



図17: 圧力試験装置。テスターのヘッドは、ゲージによって所定の力が感知されるまで、0.6 mm/分の一定のローディング速度でデバイスの背面まで下がります。DUT (被測定デバイス) は、試験台上に固定されているFR4テスト・クーボンに表面実装します。

EPC2212 (100 V, LGA) とEPC2034C (200 V, BGA) が試験され、両方とも400 psiに合格しました。このデータは表3に記載されています。これらの結果から、eGaN FETは、プリント回路基板のアセンブリ・ハウスで通常使われる背面圧力を処理するために十分なマージンがあることを示しています。これらの部品は400 psiに耐えましたが、EPCは最大背面圧力を50 psi以下に制限することを推奨しています。

製品	サンプル数	チップ面積	背面圧力	加えた力	圧力試験後のパラメータ試験での故障数	300時間のH3TRB試験後の故障数
EPC2212 (LGA)	16	2.1 x 1.6 mm	400 psi	9.3 N (2.1ポンド)	0/16	0/16
EPC2034C (BGA)	16	4.6 x 2.6 mm	400 psi	33.0 N (7.4ポンド)	0/16	0/16

表3: 小型または比較的大型のeGaNデバイスは、機械的故障なしで高い背面圧力下で試験され、温度、湿度、バイアスのストレス試験後の故障はありませんでした。

セクション7: フィールド信頼性の更新

すべての信頼性試験および故障するまで試験のプロジェクトは、さまざまな実際のフィールドでの運用経験の下で丈夫なGaNオン・シリコン技術に基づく製品ファミリーを継続的に改善して製造することを目的としています。図18は、3年以上にわたるフィールド経験と1230億時間の動作の実績を示しています。そのほとんどは、自動車に搭載されているか、通信基地局で使われています。その長い期間にわたって、わずか3つの部品のみが故障しました。これらの3つの部品は、製造上の欠陥 (外因性の欠陥) のために故障しましたが、それ以降は排除されました。この結果は、シリコンのパワー・デバイスでは並ぶものはありません。

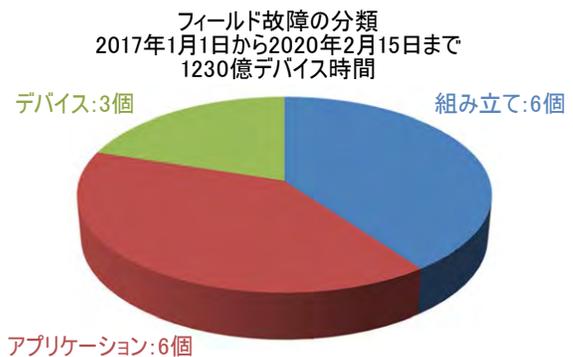


図18: 3年以上にわたるフィールド経験と1230億時間の動作では、わずか3個の部品が故障しただけでした。これらの3個の部品は、製造上の欠陥 (外因性の欠陥) のために故障しましたが、それ以降は排除しました。

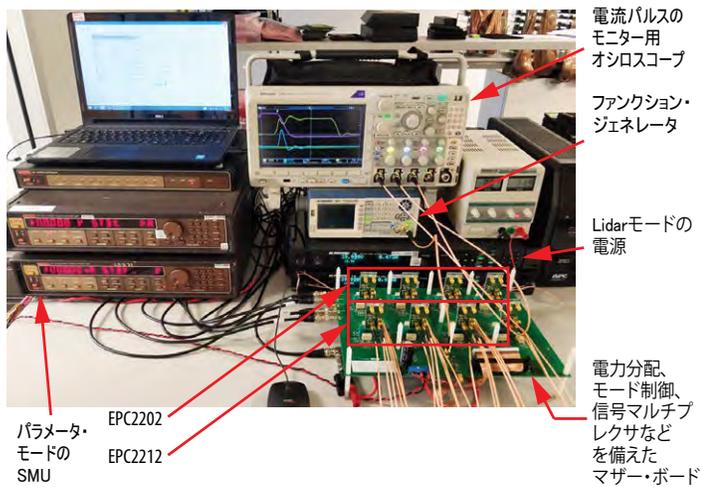
結論

eGaN®デバイスは10年以上にわたって量産されており、自動運転車用Lidar、4G基地局、自動車のヘッドランプ、衛星など、研究室の試験やユーザーのアプリケーションの両方で非常に高い信頼性を実証しています。EPCは、すべてのストレス条件での本質的な故障メカニズムとその振る舞いを分離するために、故障するまでの試験を積極的に推進し続けます。この情報は、電力変換アプリケーション向けのより丈夫で高性能、低コストの製品を製造するために使われています。

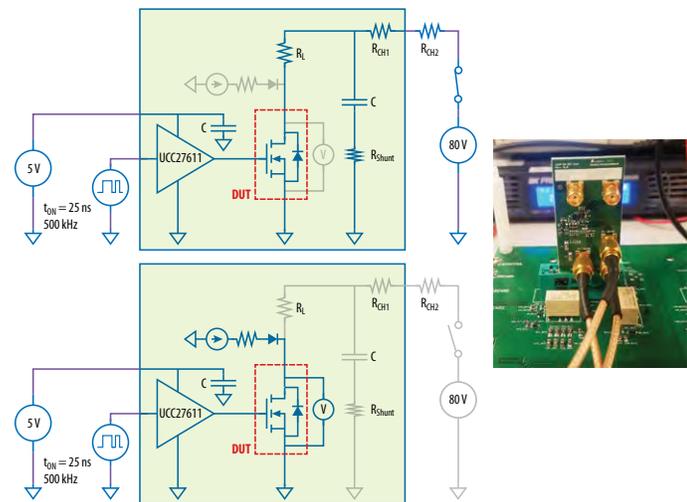
付録A: LIDARの信頼性試験システム

図A.1は、Lidarの信頼性試験システムの写真です。デバイスは、専用のLidarドーター・ボードに組み込まれます。これらの基板は、最大8個の部品に同時にストレスを加えることができるマザー・ボードに実装されます。パルスの高さと幅は、各部品をラウンドロビン方式でリレー・スイッチングすることによって、オシロスコープに記録されます。データはパソコンを使って蓄積されます。

図A.2に示すように、ドーター・ボードの試験回路は、(i) Lidarモードと、(ii) パラメータ・モードの2つの異なるモードで動作します。



図A.1: Lidarの信頼性試験システム



図A.2: Lidar試験回路: 左上図はLidarモード、左下図はパラメータ・モード。右の写真はドーター・ボード。

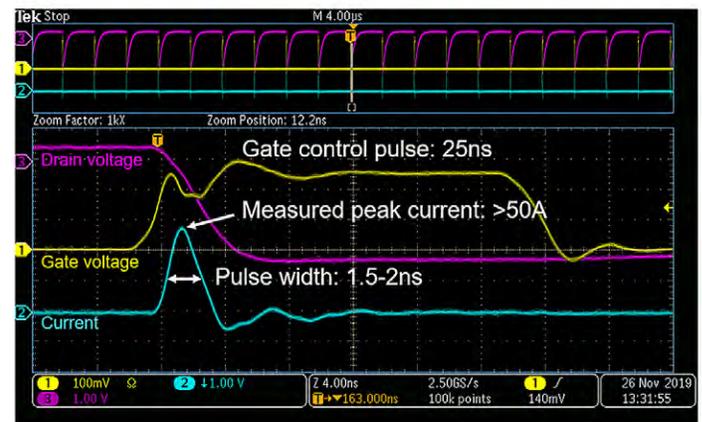
Lidarモードの回路は、EPCのLidarアプリケーション基板EPC9126を基にしています。ゲートは、約25 nsの間、パルスが加えられ、コンデンサCはRLを介して放電されます。これによって、実際のLidar回路のレーザー・ダイオードのインピーダンスがエミュレートされます。ゲート・パルスの後、デバイスはオフになり、コンデンサCはバス電圧に再充電され、次のゲート・パルスまでバス電圧を保持します。動作条件は次のようになります:

- ・ バス電圧: 80 V (部品にパルスが加わっていないときのドレイン電圧)
- ・ 電流パルスの高さ: ピーク電流50 A以上
- ・ パルス幅: 約2 ns
- ・ パルス繰り返し率: 500 kHz

これらの条件は、eGaN FETに最大のストレスがかかるように設定されていることに注意してください。標準的な商用Lidar回路は、より低いPRFで動作し、通常はより低いバス電圧、またはより小さい電流パルスで動作します。

図A.3は、標準的なスイッチング波形です。大電流と高電圧の組み合わせによって、ホット・キャリア効果の準備が整い、 V_{TH} シフトまたは動的 $R_{DS(on)}$ が発生する可能性があります。ただし、Lidarのスイッチング軌跡は、電流の上昇を抑制するレーザー・ダイオードのインダクタンスによって、一般的なハード・スイッチング・コンバータよりもソフトになります。

試験システムのLidarモードは、6時間の長さの区間で連続的に実行されます。区間の間で回路が短時間、図A.2の下図に示したパラメータ・モードに切り替わります。パラメータ・モード期間中、各デバイスの $R_{DS(on)}$ は、4 Vから最大6 Vまでの一連のゲート電圧で測定されます。これによって、システムは $5 V_{GS}$ で $R_{DS(on)}$ を直接定期的にモニターできます。 $R_{DS(on)}$ の V_{GS} への依存を合わせ込むことによっても、デバイスの大電流時の V_{TH} を抽出できます。 V_{TH} のこの定義は、低ドレイン電流で V_{TH} を測定するデータシートの定義とは異なることに注意してください。 V_{TH} と $R_{DS(on)}$ の両方とも、Lidarのパルス幅とパルスの高さと共に、長期的なLidarストレス中の可能な劣化メカニズムに対する貴重な洞察を与えます。

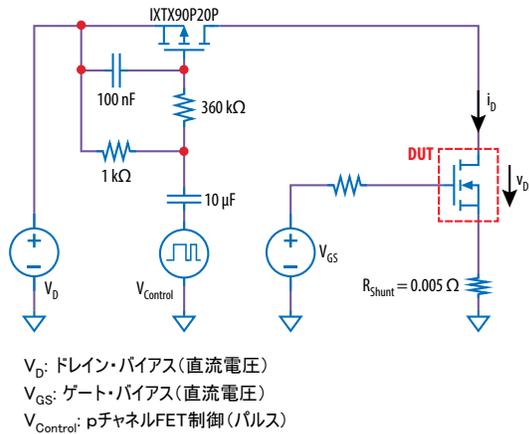


図A.3: 標準的なLidarモードのパルス波形。

付録B: SOA試験システム

図B.1は、安全動作領域の試験システムの回路図とタイミング信号です。ドレイン・バイアス (V_D) とゲート・バイアス (V_{GS}) は、試験の開始時に設定され、セトリングの時間が確保されます。ゲート電圧は、後続のパルス期間中に所望の I_D が得られるように設定されます (通常は1~3 Vの範囲)。ドレイン・パルスは、容量結合されたゲートのバイアス・ネットワークを介してトリガーされる44 mΩのpチャネルFETによって被試験デバイス (DUT) に印加されます。このバイアス・ネットワークは、DUTでの高い di/dt と誘導性オーバーシュートを防ぐため、ソフト遷移になるように調整されています。パルスの期間中、ドレイン電流 (I_D) は、小さな電流検出抵抗を介してモニターされま

図B.1: 安全動作領域 (SOA) の試験システム: 左図はSOA試験回路の回路図、右図はバイアスの設定とパルスのタイミングを示す波形。

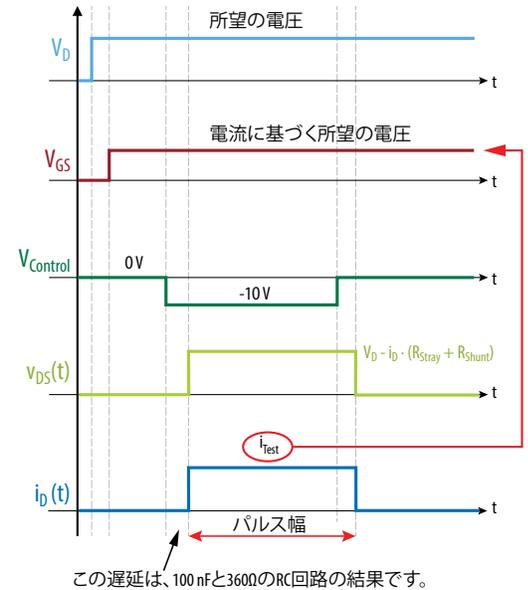


V_D : ドレイン・バイアス(直流電圧)
 V_{GS} : ゲート・バイアス(直流電圧)
 $V_{Control}$: pチャネルFET制御(パルス)

す。DUTのドレイン電圧とソース電圧は、試験回路の寄生抵抗の影響を排除するためにケルビン検出されます。大電流パルス期間中、公称 V_{GS} を維持するために、ゲート・ソース間のコンデンサがDUTの近くに設置されています。すべての信号は、オシロスコープで捕捉され、分析のために後処理されます。

eGaN FETは利得帯域幅積が大きいため、パルス期間中の試験回路の発振を避けるために特別な注意を払う必要がありました。特に、共通ソース・インダクタンスは、悪影響があることが分かったため、特別な低インダクタンスの電流検出抵抗を使う必要がありました。

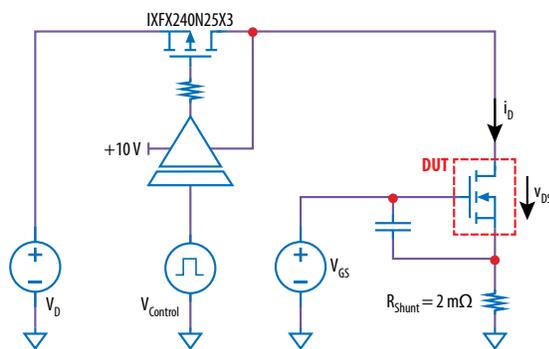
加えて、ゲートと直列にDUTの近くの実装した小さなフェライト・ビーズは、発振を大幅に低減することが分かりました。



付録C: 短絡回路の試験システム

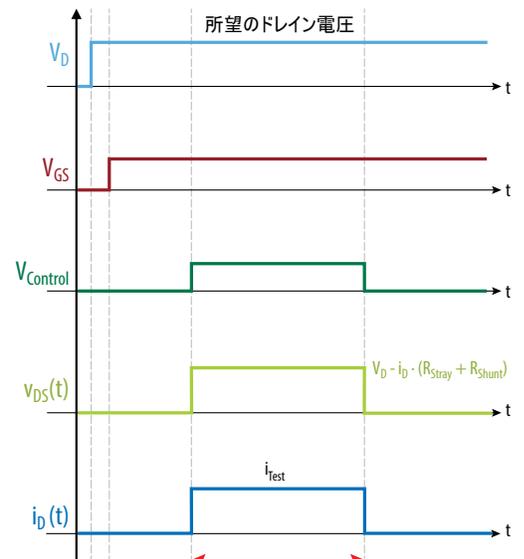
図C.1は、短絡 (負荷時の故障) 試験システムの回路図とタイミング信号です。ドレイン・バイアス (V_D) とゲート・バイアス (V_{GS}) は、テストの開始時に設定され、セトリングの時間を確保します。ドレイン・パルスは、絶縁されたハイサイド・ゲート・ドライバによってトリガーされる4 mΩのnチャネルFETによってDUTに印加されます。パルスの期間中、ドレイン電流 (I_D) は、小さな電

図C.1: 短絡の試験システム: 左図は負荷時の故障試験回路の回路図、右図はバイアスの設定とパルスのタイミングを示す波形。



V_D : ドレイン・バイアス(直流電圧)
 V_{GS} : ゲート・バイアス(直流電圧)
 $V_{Control}$: nチャネルFET制御(パルス)
 i_D : R_{Shunt} の両端でケルビン検出された電流
 v_{DS} : ケルビン検出されたドレイン-ソース電圧

流検出抵抗を介してモニターされます。DUTのドレイン電圧とソース電圧は、試験回路の寄生抵抗の影響を排除するためにケルビン検出されます。大電流パルス期間中、公称 V_{GS} を維持するために、ゲート・ソース間のコンデンサがDUTの近くに設置されています。すべての信号はオシロスコープで捕捉され、分析のために後処理されます。



参考文献：

- [1] Yanping Ma, 「EPC GaN Transistor Application Readiness: Phase One Testing」、https://epc-co.com/epc/Portals/0/epc/documents/product-training/EPC_relreport_030510_finalfinal.pdf
- [2] Jean-Paul Clech, 「Solder Reliability Solutions: A PC-Based Design-For-Reliability Tool」、EPSI Inc., 1996
- [3] Yanping Ma, 「EPC GaN Transistor Application Readiness: Phase Two Testing」、https://epc-co.com/epc/Portals/0/epc/documents/product-training/EPC_Phase_Two_Rel_Report.pdf
- [4] Yanping Ma, 「EPC GaN Transistor Application Readiness: Phase Three Testing」、https://epc-co.com/epc/Portals/0/epc/documents/product-training/EPC_Phase_Three_Rel_Report.pdf
- [5] Yanping Ma, 「EPC GaN Transistor Application Readiness: Phase Four Testing」、https://epc-co.com/epc/Portals/0/epc/documents/product-training/EPC_Phase_Four_Rel_Report.pdf
- [6] Yanping Ma, 「EPC GaN Transistor Application Readiness: Phase Five Testing」、https://epc-co.com/epc/Portals/0/epc/documents/product-training/EPC_Phase_Five_Rel_Report.pdf
- [7] Robert Strittmatter, Chunhua Zhou, Yanping Ma, 「EPCのeGaN® FETの信頼性試験：フェーズ6」、<https://epc-co.com/epc/Portals/0/epc/documents/product-training/Reliability%20Report%20Phase%206-jp.pdf>
- [8] Chris Jakubiec, Robert Strittmatter, Chunhua Zhou, 「EPCのeGaN® FETの信頼性試験：フェーズ7」、<https://epc-co.com/epc/Portals/0/epc/documents/product-training/Reliability%20Report%20Phase%207-jp.pdf>
- [9] Chris Jakubiec, Rob Strittmatter, Chunhua Zhou, 「EPCのeGaN® FETの信頼性試験：フェーズ8」、<https://epc-co.com/epc/Portals/0/epc/documents/product-training/Reliability%20Report%20Phase%208-jp.pdf>
- [10] Chris Jakubiec, Rob Strittmatter, Chunhua Zhou, 「EPCのeGaN® FETの信頼性試験：フェーズ9」、<https://epc-co.com/epc/Portals/0/epc/documents/product-training/Reliability%20Report%20Phase%209-jp.pdf>
- [11] Alejandro Pozo, Shengke Zhang, Rob Strittmatter, 「EPCのeGaN® FETの信頼性試験：フェーズ10」、<https://epc-co.com/epc/Portals/0/epc/documents/product-training/Reliability%20Report%20Phase%2010-jp.pdf>
- [12] A. Lidow, M. de Rooij, J. Strydom, D. Reusch, J. Glaser, *GaN Transistors for Efficient Power Conversion*, 3rd Edition, J. Wiley 2020.
- [13] Handbook for Robustness Validation of Semiconductor Devices in Automotive Applications, Third edition: May 2015, Editor: ZVEI Robustness Validation Working Group, Eds. Published by ZVEI – Zentralverband Elektrotechnik – und Elektronikindustrie e.V. Available at https://www.zvei.org/fileadmin/user_upload/Presse_und_Medien/Publikationen/2015/mai/Handbook_for_Robustness_Validation_of_Semiconductor_Devices_in_Automotive_Applications__3rd_edition_/Robustness-Validation-Semiconductor-2015.pdf
- [14] P. Spirito, G. Breglio, V. d'Alessandro, and N. Rinaldi, 「Analytical Model For Thermal Instability Of Low Voltage Power MOS and S.O.A. In Pulse Operation」、14th International Symposium On Power Semiconductor Devices & ICS; Santa Fe, NM; 4–7 June 2002; pp. 269–272
- [15] Efficient Power Conversion Corporation, 「EPC2212 – Automotive 100 V (D-S) Enhancement Mode Power Transistor」、EPC2212 data sheet. 2019 [Revised August 2019]. Available from: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2212_datasheet.pdf
- [16] Dynamic On-Resistance Test Method Guidelines for GaN HEMT Based Power Conversion Devices, Version 1.0, JEDEC Standard JEP173, 2019.
- [17] Efficient Power Conversion Corporation, 「EPC2045 – Enhancement Mode Power Transistor」 EPC2045 data sheet. 2019 [Revised August 2019]. Available from: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2045_datasheet.pdf
- [18] S. Mishra, 「Fault current limiting and protection circuit for power electronics used in a Modular Converter.」 Master's Thesis, University of Tennessee, 2008. https://trace.tennessee.edu/utk_gradthes/468
- [19] 「Development Board EPC9126/EPC9126HC Quick Start Guide EPC2212/EPC2001C 100 V High Current Pulsed Laser Diode Driver」、https://epc-co.com/epc/Portals/0/epc/documents/guides/EPC9126xx_qsg.pdf
- [20] MIL-STD-883E (Method 2019)」、DEPARTMENT OF DEFENSE TEST METHOD STANDARD: MECHANICAL TESTS- DIE SHEAR STRENGTH」、May 3, 2018 <https://landandmaritimeapps.dla.mil/Downloads/MilSpec/Docs/MIL-STD-883/std883.pdf>
- [21] EPC, 「EPC2036 eGaN FET Datasheet」、https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2036_datasheet.pdf
- [22] EPC, 「EPC2203 eGaN FET Datasheet」、https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2203_datasheet.pdf
- [23] EPC, 「EPC2206 eGaN FET Datasheet」、https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2206_datasheet.pdf
- [24] EPC, 「EPC2034C eGaN FET Datasheet」、https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2034C_datasheet.pdf