

窒化ガリウム・ パワー・トランジスタの基礎



Stephen L. Colino, Robert A. Beach, Ph.D.

パワー半導体への基本的な要求は、効率、信頼性、制御性、および費用対効果です。高周波能力によって、レギュレータのサイズと過渡応答が改善され、D級アンプの忠実度が向上します。新しいデバイス構造は、効率と信頼性を担保せずに、経済的に生き残ることはできません。多くの新しい構造と材料が検討されています。経済的な成功を収めたものもあれば、限られたニッチな受け入れ先を見つけたものもあります。窒化ガリウムのプロセスにおけるEPCのブレイクスルーは、高導電性、超高速スイッチング、および、シリコンのようなコスト構造と基本的な動作メカニズムを備えたエンハンスメント・モード・デバイスを生み出したことです。

動作

EPCのエンハンスメント・モード窒化ガリウム (eGaN[®]) トランジスタの動作は、シリコンのパワーMOSFETと非常によく似ています。ソースに対するゲートの正のバイアスは、ドレインとソースの間の双方向チャンネルを完成させる電子を引き付ける電界効果を誘起します。窒化ガリウム (GaN) とシリコンの主な違いは、2DEG (2次元電子ガス) の電子が特定の原子に関連付けられていないことです。格子に緩く閉じ込められていることは対照的に、平面内の任意の場所に存在する確率が同じになります。この結果、シリコンよりも、はるかに低い抵抗のチャンネルが形成されます。バイアスがゲートから除去されると、その下の電子がGaNの中に拡散され、空乏領域が再生され、再び、電圧をブロックする能力が与えられます。

構造

デバイスの費用対効果は、既存の生産インフラを活用することから始まります。EPCは、デバイスの製造に、標準のCMOSツールを使います。EPCのプロセスは、シリコン・ウエハーから始まります。MOCVD (有機金属化学気相成長法) 装置を利用して、結晶をシリコンからGaNに遷移させるために、シリコン上に窒化アルミニウム (AlN) の薄い層を成長させます。これは、シリコン・ウエハー上に高抵抗GaNの厚い層を成長させるために使われるシード層です。GaNは、短い距離で高い電圧をサポート可能なワイド・バンドギャップ材料です。GaN層は、GaNトランジスタを構築するための基礎となります。窒化アルミニウム・ガリウム (AlGaN) 層が堆積され、圧電分極が生じ、導電性の高いAlGaNのすぐ下に大量の電子が生成されます。この豊富な電子は、2次元電子ガス (2DEG) として知られています。

さらに処理すると、ゲートの下に空乏領域が形成されます。トランジスタをオンするには、nチャンネルのエンハンスメント・モードのパワーMOSFETをオンにするのと同じ方法で、正の電圧をゲートに印加します。この構造の断面が図1です。この構造を何度も繰り返して、パワー・デバイスを形成します。この結果、最終的に、基本的にシンプルで、エレガントで、費用対効果の高いパワー・スイッチのソリューションになります。このデバイスは、以下のセクションで説明するいくつかの例外を除き、シリコンMOSFETと同様に動作します。

より高い電圧のデバイスを作るには、ドレインとゲートの間の距離を長くします。GaNの2DEGの抵抗率は非常に低いため、ブロッキング電圧能力を高めることによる抵抗への影響は、シリコンと比べて、はるかに小さくなります。図2は、GaN対シリコンのチップ面積の限界と理論上の抵抗の積に対する電圧の関係です。EPCの第5世代デバイスも示しました。30年間にもわたるシリコンMOSFETの開発によって、その理論上の限界に近づいていることに注意してください。シリコンの進歩は、わずかな改善のために大きな開発コストがかかるほど遅くなっています。GaNは、そのライフ・サイクルにおいて、まだ若く、今後、数年間で大幅に改善するでしょう。

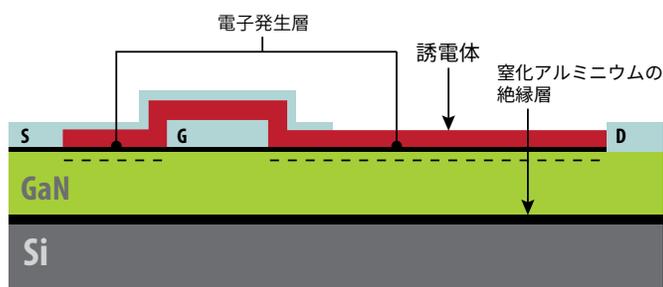


図1. EPCのGaNパワー・トランジスタの構造

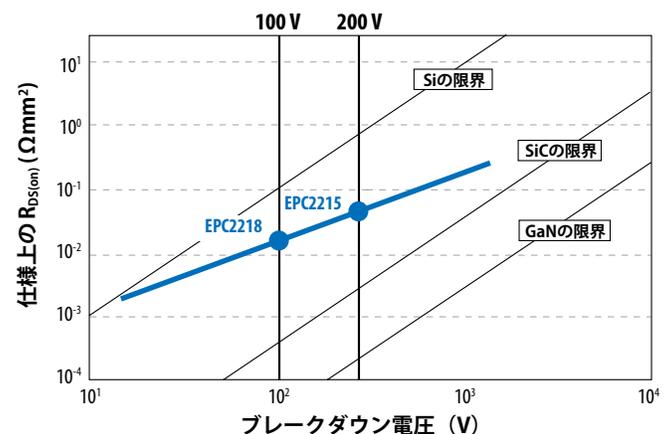


図2. GaN対シリコンのチップ面積の限界と理論上の抵抗の積に対する電圧の関係

ゲートのしきい値

窒化ガリウム・トランジスタのしきい値は、シリコンMOSFETのしきい値よりも低くなっています。これは、後述するように、ゲート・ドレイン間容量 C_{GD} が非常に小さいことに加えて、しきい値と温度の間のほぼフラットな関係によって可能になります。図3は、耐圧100V、最大オン抵抗3.2mΩのトランジスタEPC2218の伝達特性曲線です。電流と温度の関係が負であることに注意してください。これによって、動作領域のすべてで分割性が優れています。これについては、後で説明します。1.7V以上の大きな導通電流がある場合でも、 Q_{GD} と $Q_{GS(th)}$ の比率は0.8であり、 dv/dt に関係なく、デバイスがオフに維持されることを示しています。

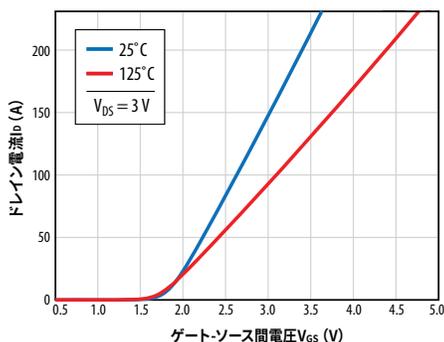


図3: 伝達特性曲線

抵抗

オン抵抗 $R_{DS(on)}$ 対ゲート・ソース間電圧 V_{GS} の曲線は、MOSFETに似ています。EPCの第5世代GaNトランジスタは、5V駆動で動作するように設計されています。図4は、EPC2218の曲線です。この曲線は、 $R_{DS(on)}$ が絶対最大ゲート電圧に近づくにつれて平坦になることを示しています。ゲート駆動損失という代償は無視できるほど小さいため、GaNトランジスタは5Vで駆動すべきです。GaNトランジスタの $R_{DS(on)}$ の温度係数も、シリコンMOSFETと同様に正です。その大きさは、EPC2218の100°Cの100°Cの点で、25°Cの点とほぼ同じ大きさ、または1.52倍です。

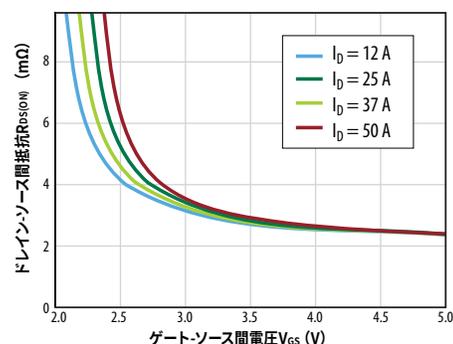


図4: さまざまな電流でのオン抵抗 $R_{DS(on)}$ とゲート電圧 V_G の関係

容量

$R_{DS(on)}$ が小さいことに加えて、GaNトランジスタの横型構造によって、非常に電荷が小さいデバイスになります。このため、ナノ秒単位で数100Vを切り替える能力、すなわち、数メガヘルツで動作する能力を実現できます。この能力によって、パワー・コンバータの小型化とハイファイなD級アンプが実現できます。スイッチングで最も重要な要素は C_{GD} です。横型構造では、 C_{GD} は、ゲートの小さな角からだけで決まります。 C_{GD} が非常に小さいことが、GaNトランジスタの非常に高速な電圧スイッチング能力につながっています。

ゲート・ソース間容量 C_{GS} は、ゲートからチャネルへの接合部と、ゲートとフィールド・プレートとの間の誘電体の容量で構成されます。 C_{GD} は C_{GS} と比べて非常に小さいので、GaNトランジスタは優れた dv/dt 耐性が得られます。 C_{GS} はシリコンMOSFETと比べるとまだ小さいため、遅延時間が非常に短く、低デューティ比のアプリケーションにおける制御性に優れています。EPCの100VのGaNトランジスタを使って、48V入力、1V出力のバック(降圧型)・レギュレータの1MHzでの動作が実証されています。 C_{DS} も小さく、フィールド・プレートからドレインまで、およびドレインから基板までの誘電体の容量によって制限されます。物理的な容量の位置が図5です。GaNの容量対電圧の曲線は、同様な抵抗を除いて、これもシリコンの場合と同じように見えます。この容量は大幅に小さく、すぐに平坦になります。EPC2218の容量の曲線を図6に示します。

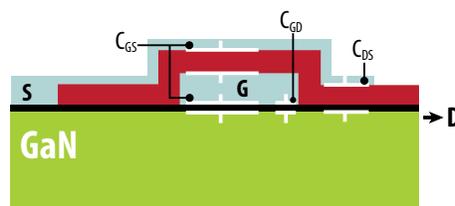


図5: 容量の物理的な位置

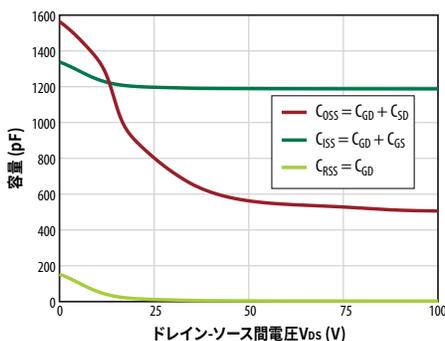


図6: 容量の曲線、EPC2218の場合

直列ゲート抵抗と漏れ

直列ゲート抵抗 (R_G) は、電界効果トランジスタの容量が充放電される速さを制限します。シリコンMOSFETは、ゲートにポリシリコンまたはシリサイドを使うので制限されますが、GaNトランジスタは金属ゲートを使います。この金属ゲートによって、GaNのゲート抵抗を数10分の1Ωに小さくすることができます。この小さいゲート抵抗は、 dv/dt 耐性にも貢献します。

ゲートを絶縁するための酸化物の成長は、GaNの選択肢にはありません。このため、GaNトランジスタのゲートの漏れ電流は、シリコンMOSFETのゲートの漏れ電流よりも大きくなります。設計者は、1mAオーダーのゲート漏れを想定しなければなりません。ただし、ゲート駆動電圧が低いデバイスなので、ゲート漏れに関連する損失は小さくなります。

性能指数FOM (Figure of Merit)

全ゲート電荷 (Q_G) は、 C_{GS} と C_{GD} を電圧で積分したものです。オン抵抗とスイッチング特性の両方から得られる一般的な性能指数FOM (Figure of merit) は、 $(R_{DS(on)} \times Q_G)$ です。GaNトランジスタの性能指数と最高クラスのシリコンMOSFETの性能指数を、100Vデバイスの場合は図7に、200Vデバイスは図8に示します。

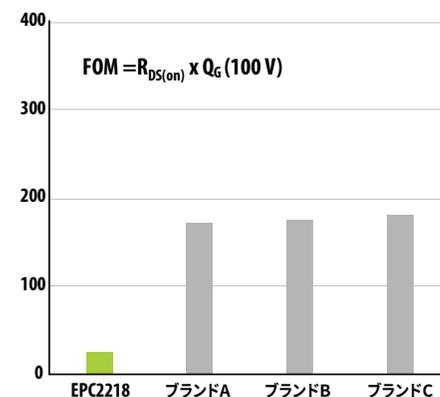


図7

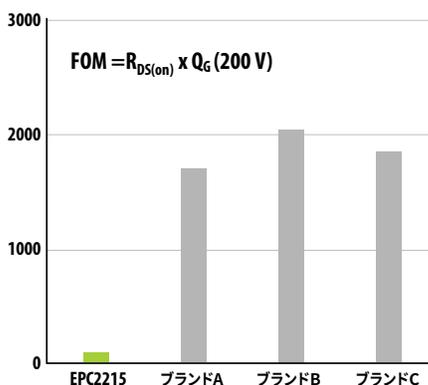


図8

ボディ・ダイオード

性能の全体像の最後の要素は、いわゆる「ボディ・ダイオード」です。図1から分かるように、EPCのGaNトランジスタ構造は、純粋に横型デバイスなのでシリコン・ベースのMOSFETに共通する寄生のバイポーラ・トランジスタがありません。このため、逆バイアスまたは「ダイオード」動作のメカニズムは異なりますが、振る舞いは似ています。ゲートからソースへのバイアスがゼロのとき、ゲート領域の下に電子が存在しません。ドレイン電圧が低下すると、ドリフト領域に対してゲートに正のバイアスが発生し、ゲートの下に電子が注入されます。ゲートのしきい値に達すると、ゲートの下に導電性チャネルを形成するための十分な電子が存在することになります。このメカニズムの利点は、導通に関与する少数キャリアがないため、逆回復電荷 Q_{RR} 、すなわち、逆回復損失がないことです。 Q_{RR} がゼロでも、スイッチング周期ごとに出力容量(C_{OSS})を充電しなければなりません。同様の $R_{DS(on)}$ のデバイスの場合、GaNトランジスタはシリコンMOSFETよりも C_{OSS} がかなり小さくなっています。GaNトランジスタを逆方向にオンにするにはしきい電圧にする必要があるため、「ダイオード」の順方向電圧はシリコン・トランジスタよりも高くなります。シリコンMOSFETと同様に、ダイオードの導通時間を最小限に抑えるように注意しなければなりません。GaNトランジスタの基本的な動作は、シリコンMOSFETの動作と似ているため、図9に示されるように概略的に表すことができます。

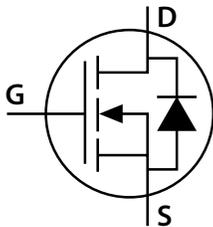


図9

パッケージ

EPCのGaNトランジスタは、ボール・グリッド・アレイまたはランド・グリッド・アレイのいずれかを使ったウエハー・レベルのパッケージングを採用しています。3.5 mm×1.95 mm、3.2 mΩ(最大値)、100 VのGaNトランジスタであるEPC2218の端子側が図10です。すべての端子が同じ側にあるので、インダクタンス、特にゲート駆動ループとパワー・ループに共通のインダクタンスは、すべての端子をプリント回路基板に接続するためにワイヤー・ボンドまたはクリップを必要とするシリコンMOSFETと比べて小さくなります。パワー・ループのインダクタンスが小さいことによって、オーバーシュートとリングングが減少し、消費電力とEMI(電磁干渉)雑音の両方が低減されます。共通ソース・インダクタンスが低いと、電流の転流時間が短くなります。加えて、EPCのGaNトランジスタには、デバイスの表面と裏面の両方への効率的な冷却経路があります。表面冷却を使うと、これらのトランジスタの最高の電流密度と電力密度が得られます。パワーFETの周りに、ヒート・スプレッドを表面実装スタンドオフでねじ止めして実装すると、FETは、製造が安価なヒート・スプレッド・ギャップに対して制御されます。

ディスクリート・デバイスの場合、ソースは(内部または外部のいずれかで)基板に接続され、ハイサイド・デバイスと接地基準のヒートシンクとの間に電気的な絶縁が必要です。接続部の絶縁は、モノリシック・ハーフブリッジ構成で使われ、基板をローサイドのソース電位に保ちます。ローサイドのソースとヒートシンクの両方が接地電位にあるとき、電気的絶縁は必要ありません。

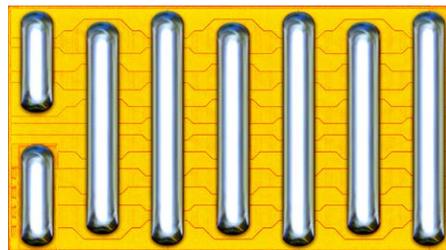


図10

アプリケーションと価値

EPCは、GaNにエンハンスメント・モードを採用しています。これによって、高周波、低デューティ比の高効率電力変換において、破壊的な優位性を即座に実現できます。他の「風変わりな」技術は、法外な費用がかかるか、デプリーション・モードを採用しているかのどちらかです。デプリーション・モードのデバイスは、電力がないと制御できないので、制御ICを新たに開発する必要があります。

GaNトランジスタは、AM帯域以上の周波数での効率的なスイッチングを可能にすることによって、D級オーディオ技術に飛躍をもたらします。リニア・アンプのようなサイズと重さの制限を一切受けずに、忠実度は、A級やAB級のシステムに近づきます。したがって、平面テレビ、コンピュータ、スピーカなどの非常に狭いスペースに高品質なアンプを組み込むことができます。

情報処理やストレージのシステムでは、優れたスイッチング能力を活用するために、電源アーキテクチャ全体を再評価できます。AC/DCコンバータの出力電圧が高くなると、効率が高くなります。バス電圧が高くなると、伝送効率が高くなります。周波数が高くなると、サイズは小さくできます。EPCのGaNは、同期整流器として使うと、AC/DCの効率を向上させると同時に、最初の2つ(効率と伝送効率)を実現可能にする最終段が可能になります。1段変換が可能なので、中間段のコンバータも除去できるため、中間段コンバータのサイズとコストを節約できます。

結論

EPCの窒化ガリウム・トランジスタは、特性とサイズの点でシリコンよりも優れています。これらの利点は、シリコンに似たアプリケーション要件とコスト構造で、効率の利点、サイズの利点、および両方を組み合わせた利点を強化するために利用できます。GaNを最大限に活用するために、パワーの設計者はシステムを再考すべきです。GaNトランジスタの未来は今です。なお、このアプリケーション・ノートは2011年に公開したものです。